

Diplomarbeit

**Aufbau schneller Durchbruchmessungen und
Untersuchung des Durchbruchverhaltens für ultradünne Dielektrika**

Steve Knebel

geb. am: 01.02.1980 in Dresden

Westfälische Hochschule Zwickau

Fachbereich Physikalische Technik/Informatik

Fachgruppe Physikalische Technik

Betreuer, Einrichtung: Prof. Dr. rer. nat. habil. G. Krautheim, WHZ Zwickau

Dr. rer. nat. U. Schröder, Qimonda Dresden

Abgabetermin: 17.07.2009

Sperrvermerk des Unternehmens

Die Veröffentlichung, Vervielfältigung oder Weitergabe dieser Arbeit oder von darin enthaltenen Informationen ist nur mit ausdrücklicher Genehmigung von Qimonda gestattet. Der Inhalt dieser Arbeit kann jedoch ausschließlich für Lehre und Forschung an der Hochschule des Autors dieser Arbeit verwendet werden, sofern kein Bezug zu Qimonda hergestellt wird.

Abstract

In der Halbleiterindustrie spielen vor allem zwei Größen eine herausragende Rolle, Geschwindigkeit und Zuverlässigkeit. Mit fortschreitender Miniaturisierung der Strukturgrößen bei gleichzeitiger Erhöhung der Funktionalität von mikroelektronischen Bauteilen wird es immer wichtiger, dass genaue Modelle hinsichtlich der Lebensdauer und deren Einflussgrößen zur Verfügung stehen. Vorhersagen zur Zuverlässigkeit eines Bauelementes müssen präzise, kostensparend und schnell getroffen werden um am Markt zu bestehen.

Ziel dieser Diplomarbeit ist es eine Messmethode zur zeitabhängigen Durchbruchbestimmung (Time Dependent Dielectric Breakdown – TDDB) von ultradünnen Dielektrika, basierend auf dem Peripheral Component Interconnect Bus (PCI – Bus-Standard zur Verbindung von Peripheriegeräten mit dem Chipsatz des Prozessors), zu evaluieren. Die soll es ermöglichen Durchbruchzeiten bis in den Millisekundenbereich genau aufzulösen und damit die derzeitig verwendeten Methoden zu ergänzen. Die konventionelle Methode nutzt Messgeräte, sogenannte Quellenmesseinheiten (engl.: Source Measurement Unit – SMU) bzw. Parameteranalyser, die begrenzt sind in ihrem zeitlichen Auflösungsvermögen. Anschließend werden mithilfe dieses Messaufbaus aktuelle DRAM Speicherkondensatoren charakterisiert.

Der Messaufbau besteht aus einer Datenerfassungskarte, die die Spannung liefert und misst, außerdem aus einem Strom- Spannungs- (I-V) Konverter und einem Messkontroller (Windows PC).

Schwerpunkte im Rahmen dieser Arbeit werden die Optimierung des existierenden Messaufbaus, vor allem des I-U Konverters, für die Messung aktueller Oxiddicken sein und die Implementierung der Messroutine in die vorhandene Softwarelandschaft. Die mit diesem Messaufbau erzielten Ergebnisse werden mit denen der konventionellen Methode verglichen. Des Weiteren werden die Durchbruchmechanismen ultradünner Dielektrika bis in den Millisekundenbereich, im Hinblick auf derzeitige Extrapolationsmodelle, untersucht. Hierfür werden die Daten durch Ergebnisse aus Langzeitmessungen ergänzt.

Sperrvermerk des Unternehmens	2
Abstract	3
II. Abkürzungsverzeichnis	6
III. Größenverzeichnis	7
1. Einleitung	9
2. Grundlagen	13
2.1. Leckstrommechanismen in Dielektrika	13
2.1.1. Fowler-Nordheim Tunneln	13
2.1.2. Direktes Tunneln.....	14
2.1.3. Poole-Frenkel-Emission.....	15
2.1.4. Auswertung des Leitungsmechanismus	16
2.1.5. Phasen der Degradation	17
2.2. Statistik des dielektrischen Durchbruchs.....	19
2.2.1. Konstanter Spannungsstress zur Durchbruchbestimmung	19
2.2.2. Die Weibullverteilung	21
2.3. Extrapolationsmodelle	26
2.3.1. Das Exponentielle Spannungsmodell	26
2.3.2. Das Power-Law Modell	27
2.4. Herstellung des Dielektrikums.....	28
3. Der PCI-Karten basierende Messplatz	30
3.1. Messplatzaufbau	30
3.2. Optimierung der Log-Linear IV-Konverterschaltung	32
3.2.1. Analyse der erreichbaren Leckstromauflösung.....	33
3.2.2. Optimierungsmaßnahmen	35
3.3. Implementierung in die Softwarelandschaft.....	39
4. Messungen und Ergebnisse.....	40
4.1. Charakteristik der dielektrischen Schicht.....	40
4.2. Analyse des Leitungsmechanismus	42
4.3. Zeitaufgelöste TDDB Tests	45
4.3.1. Durchführung der Messungen	45
4.3.2. Durchbruchverhalten der untersuchten Schicht	49
4.3.3. Extrapolation der Messdaten	50
4.4. Fehlerbetrachtung der Lebensdauervorhersage	54
5. Zusammenfassung und Ausblick	56

IV.	Abbildungsverzeichnis.....	58
V.	Tabellenverzeichnis	60
VI.	Literaturverzeichnis	60
VII.	Danksagung	62
VIII.	Eigenständigkeitserklärung	63

I. Abkürzungsverzeichnis

Kurzzeichen	Erläuterung
ADC	Analog Digital Converter
ALD	Atomic Layer Deposition
CCS	Constant Current Stress
CVD	Chemical Vapour Deposition
CVS	Constant Voltage Stress
DAC	Digital Analog Converter
DRAM	Dynamic Random Access Memory
EOT	Equivalent Oxid Thickness
GPIB	General Interface Bus
HBD	Hardbreakdown
MLE	Maximum Likelihood Estimation
PCI	Periphal Interface Bus
SBD	Softbreakdown
SILC	Stress Induced Leakage Current
SMU	Source Measurement Unit
TDDDB	Time Dependend Dielectric Breakdown

II. Größenverzeichnis

Formelzeichen	Einheit	Erläuterung
A		Zeitverzögerung
A	cm ²	Kondensatorfläche
B		Anstieg Weibullverteilung
C	F	Kapazität
C _i		Anzahl der Ausfälle im Zeitintervall t
D	nm	Dicke des Dielektrikums
E	MV/cm	elektrische Feldstärke
E _t	eV	Defektbandtiefe
ε _i		dynamische Dielektrizitätskonstante
ε ₀	As/Vm	elektrische Dielektrizitätskonstante
ε _r (oder k)		relative Dielektrizitätskonstante
f(t)		Verteilungsdichtefunktion
F(t)		Verteilungsfunktion
Γ	1/V	Spannungsbeschleunigung
ħ	Js	reduzierte Planksche Wirkungsquantum
I	A	elektrische Strom
I _{MON}	A	Monitorstrom
I _{STRESS}	A	Stressstrom
J	A/m	elektrische Stromdichte
k _B	eV/K	Boltzmannkonstante
λ(t)		Ausfallrate
m ₀	kg	Elektronenruhemasse
m _{Feld}	(cm/MV) ^{-0,5}	Anstieg Poole-Frenkel Darstellung
m _{ies}	kg	effektive Elektronenmasse
m _{Temp}	1/T	Anstieg Arrhenius Darstellung
N		Gesamtmenge der getesteten Strukturen
Q	C	Elementarladung
R(t)		Zuverlässigkeitsfunktion
T	K	Temperatur
t _{BD}	s	Durchbruchzeit

t_{OX}	nm	Oxiddicke
t_{63}	s	Zeit zu der 63,2% ausgefallen ist
Φ_B	eV	Barrierehöhe
U	V	elektrische Spannung
V		Verstärkungsfaktor
V_{IN}	V	Eingangsspannung
V_{MON}	V	Monitorspannung
V_{OUT}	V	Ausgangsspannung
V_{REF}	V	Referenzspannung
V_{STRESS}	V	Stressspannung
Z		Weibit

1. Einleitung

Seit mehr als vier Jahrzehnten wird die Entwicklung in der Halbleiterindustrie stetig voran getrieben. Ziel dabei ist es kleinere Schaltkreise, die schneller, kostengünstiger und stromsparender sind, herzustellen. Ein wesentlicher Bestandteil dieser Entwicklung sind elektronische Speicher und hier besonders günstige flüchtige Speicher, so genannte „Dynamic Random Access Memory“ (DRAM). Vor allem DRAM's haben sich lange Zeit als Treiber von Innovationen erwiesen.

Der Aufbau einer DRAM Speicherzelle besteht aus einem Auswahltransistor und einem Speicherkondensator. Wird am Gate des Transistors über die Wortleitung eine Spannung angelegt so wird dieser leitend und die Information, welche im Kondensator gespeichert ist, kann über die Bitleitung ausgelesen bzw. geschrieben werden. Die Speicherzellen sind in einer Matrix angeordnet und können separat über die Adressierung einer Zeile und einer Spalte gelesen werden.

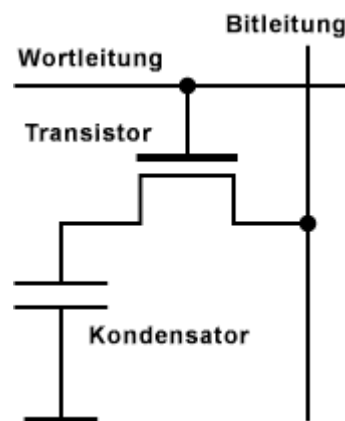


Abbildung 1: Aufbau einer DRAM Speicherzelle /1/

Der Kondensator, auf dem der Fokus dieser Arbeit liegt, behält seine Information allerdings nicht auf Dauer. Aufgrund von Leckströmen verliert er seine Ladung und muss deshalb zyklisch wiederbeschrieben werden. Als klassisches Isolationsmaterial des Kondensators kam bisher ein oxidiertes Siliziumnitrid (SiON) zum Einsatz. Es ist einfach integrierbar und besitzt hervorragende elektrische Eigenschaften. Allerdings sind SiON Schichten begrenzt in ihrer Skalierbarkeit, da ab einer Dicke von 3 nm direktes Tunneln auftritt, was den Leckstrom drastisch ansteigen lässt. Bei der Skalierung von Speicherkondensatoren steht das Ziel kleinere Strukturen bei gleichblei-

bender Kapazität zu erhalten. Betrachtet man die Formel für die Kapazität eines Kondensators

$$C = \epsilon_0 \cdot \epsilon_r \cdot \frac{A}{d} \qquad \text{Gleichung 1}$$

C ... Kapazität

ϵ_0 ... elektrische Dielektrizitätskonstante, $\epsilon_0 = 8,85419 \cdot 10^{-12} \text{ A} \cdot \text{s} \cdot \text{V}^{-1} \cdot \text{m}^{-1}$

so wird diese sowohl durch die Dicke d als auch durch die Fläche A und die relative Dielektrizitätskonstante ϵ_r bestimmt. Da die Dicke nicht mehr verringert werden kann, wird die Fläche erhöht, indem man einen dreidimensionalen Aufbau wählt, zum Beispiel als Stapelkondensator. Dem sind jedoch technologische und physikalische Grenzen gesetzt. Eine weitere Möglichkeit die Kapazität zu beeinflussen ist, Materialien mit einer höheren relativen Dielektrizitätskonstante als Dielektrikum zu verwenden. In der Literatur findet man eine Vielzahl dieser high-k Materialien (engl. $\epsilon_r \rightarrow k$), von denen nur einige wenige den Anforderungen der Mikroelektronik genügen. Diese Anforderungen sind /2/

- hohe Dielektrizitätskonstante, hinreichender Bandabstand und Barrierehöhe für Elektronen und Löcher zu Silizium,
- thermodynamische Stabilität im Kontakt mit den Elektronen,
- geringer Leckstrom,
- Kompatibilität mit Standard CMOS-Prozessen und
- eine ausreichende Zuverlässigkeit.

Zwei interessante Materialien sind zum einen Aluminiumoxid (Al_2O_3), welches einen hohen Bandabstand aufweist, und zum anderen Zirkoniumoxid (ZrO_2). Al_2O_3 hat eine relative Dielektrizitätskonstante von $\epsilon_r \approx 9$, ZrO_2 von $\epsilon_r \approx 40$. Diese beiden Materialien werden in Form eines Schichtaufbaus aus $\text{ZrO}_2/\text{Al}_2\text{O}_3/\text{ZrO}_2$ (ZAZ) als Dielektrikum verwendet. ZrO_2 besitzt gegenüber anderen high-k Materialien eine gute thermodynamische Stabilität. Allerdings weist es einen hohen Leckstrom auf. Dieser kann unterdrückt werden, indem Al_2O_3 als Isolationsschicht in das ZrO_2 eingebracht wird. Zusammen mit zwei Titanitrid (TiN) Elektroden ergibt sich ein Metall-Isolation-Metall (MIM) Kondensator.

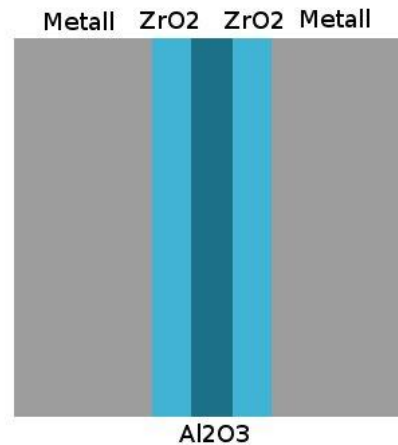


Abbildung 2: Aufbau MIM - Kondensator mit ZAZ Dielektrikum

Um die Dicke von unterschiedlichen Isolationsmaterialien miteinander vergleichbar zu machen, wurde die Äquivalente Oxiddicke (engl.: Equivalent Oxid Thickness – EOT) eingeführt. EOT gibt die Dicke des Dielektrikums an, wenn es aus Siliziumdioxid bestehen würde. EOT berechnet sich nach folgender Gleichung:

$$EOT = \frac{d_{High-k} \cdot \epsilon_{SiO_2}}{\epsilon_{High-k}} \quad \text{Gleichung 2}$$

$$\epsilon_{SiO_2} = 3,9$$

Mit fortschreitender Skalierung des Speicherkondensators wird, neben der reinen Funktionstüchtigkeit, die Zuverlässigkeit ein zunehmend kritisches Thema. Eine strikte Zuverlässigkeitsanforderung ist das TDDB (time dependent dielectric breakdown – zeitabhängiger dielektrischer Durchbruch) Verhalten, das ein Lebensdauerkriterium von 10 Jahren erfüllen muss. Das heißt, der Chip muss mindestens 10 Jahren seine Funktion erfüllen.

Um die Zuverlässigkeit von Speicherkondensatoren zu untersuchen werden Messungen unter erhöhten Operationsbedingungen gemacht. Diese Stressparameter sind Strom, Spannung und Temperatur. Für gewöhnlich finden diese Tests in einem Lebensdauerbereich von 10 bis 1000 Sekunden auf Waferlevel, beziehungsweise von 10 Tausend bis 1 Million Sekunden auf Packagelevel, statt. Anhand der Lebensdauern bei verschiedenen Stressparametern, zum Beispiel mehrere Spannungen, können Modelle zur Extrapolation auf Betriebsbedingungen angewandt und Lebensdauervorhersagen gemacht werden.

Im Rahmen dieser Diplomarbeit soll eine Methode für ultraschnelle TDDB Messungen evaluiert werden. Zielstellung ist es, Durchbrüche bis in den Millisekunden Bereich genau aufzulösen. Die dabei bestimmten Zuverlässigkeitsparameter müssen identisch sein mit denen, welche mit der konventionellen Methode bestimmt werden. Abbildung 3 zeigt, wie sich der abgedeckte Zeitbereich durch die Verwendung von Datenerfassungskarten zur Durchbruchbestimmung erweitert.

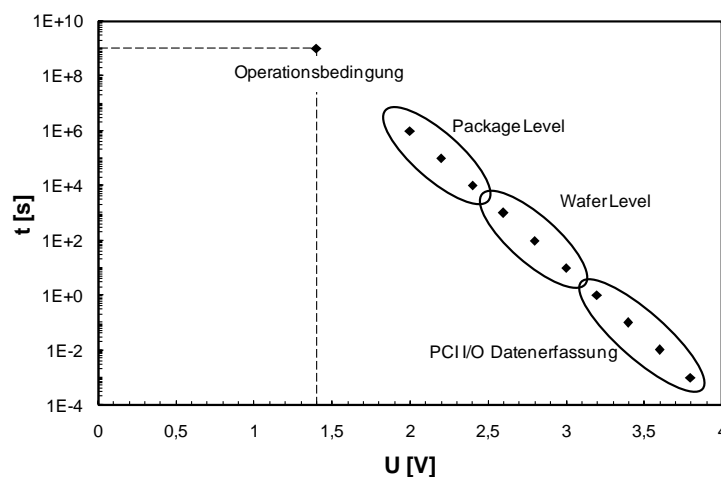


Abbildung 3: Zeitbereich der konventionelle und der PCI Kartenbasierende Messmethode

Anschließend wird mit dieser Messmethode eine ultradünne high-k basierte Isolations-schicht hinsichtlich der Lebensdauer untersucht. Anhand der Messdaten sollen abschließend Aussagen zu den gängigen Extrapolationsmodellen gemacht werden. Des weitern wird das Leckstrommodell verglichen mit dem Durchbruchverhalten und dem bekannten Schichtaufbau. Daraus werden Schlussfolgerungen hinsichtlich eines Modells des Durchbruchs gezogen.

2. Grundlagen

2.1. Leckstrommechanismen in Dielektrika

Wie bereits erwähnt, ist das Durchbruchverhalten des Dielektrikums eines der wichtigsten Zuverlässigkeitsthemen in modernen DRAM Speichern. Im Folgenden werden verschiedene Leitungsmechanismen vorgestellt, die zu einer Degradation und schließlich zum Durchbruch führen.

2.1.1. Fowler-Nordheim Tunneln

Ist die an den Kondensator angelegte Spannung U größer als die Höhe der Potentialbarriere Φ_B zwischen Kathode und dielektrischem Material, so dass die Form der Barriere einem Dreieck gleicht, liegt Fowler-Nordheim Tunneln vor. Wie in Abbildung 4 deutlich wird, muss das Elektron nicht die gesamte Potentialbarriere überbrücken.

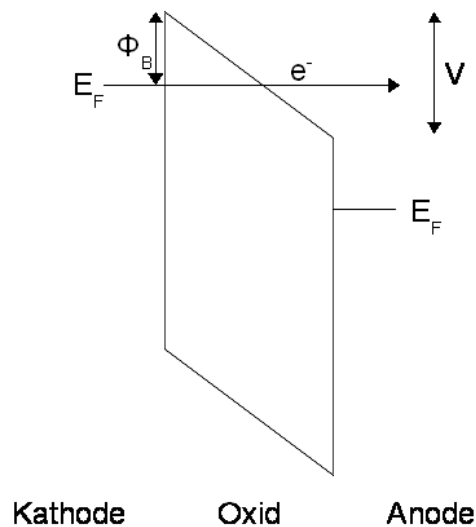


Abbildung 4: Energiebanddiagramm Fowler-Nordheim Tunneln

Der Fowler-Nordheim Tunnelstrom ist abhängig vom angelegten elektrischen Feld und geringfügig auch von der Temperatur. Er kann mit Gleichung 3 berechnet werden:

$$J_{FN} \propto A E^2 \exp\left(-\frac{B}{E}\right)$$

Gleichung 3

$$A = \frac{m_0}{\phi_B m_{Is}}$$

Gleichung 4

$$B = \frac{4}{3} \frac{\sqrt{2m_{Is}}}{q\hbar} (q\Phi_B)^{3/2}$$

Gleichung 5

J_{FN} ... Stromdichte

\hbar ... reduziertes Plancksches Wirkungsquantum $\frac{h}{2\pi}$

m_{Is} ... effektive Elektronenmasse im Isolator

m_0 ... Elektronen-Ruhemasse

Φ_B ... Barrierehöhe, auch E_t

E ... Feldstärke über dem Isolator

2.1.2. Direktes Tunneln

Für eine Spannung V , die kleiner ist als die Potentialbarriere Φ_B zwischen Kathode und dielektrischem Material, tritt direktes Tunneln auf, sofern die Dicke des Dielektrikums weniger als eine Tunnellänge beträgt. Die Form der Barriere ähnelt einem Trapez, die Ladungsträger tunneln von der Kathode direkt zur Anode. Bei den direkten Tunneln handelt es sich um einen quantenmechanischen Effekt, der bei sehr dünnen Schichten auftritt /2/.

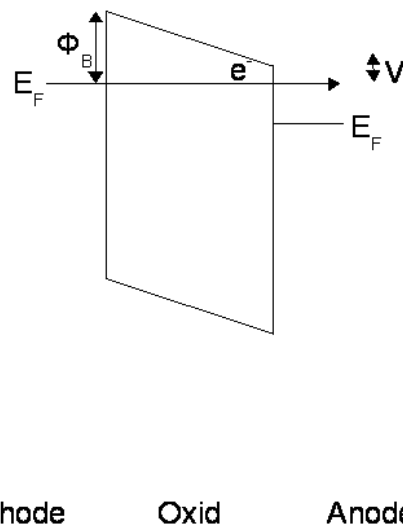


Abbildung 5: Energiebanddiagramm Direktes Tunneln

Der Strom für direktes Tunneln ist temperaturunabhängig. Er kann nicht in eine einfache analytische Form gebracht werden. Gleichung 6 stellt eine der Näherungen dar, wie sie in der Literatur zu finden ist /3/:

$$J_D \propto AE^2 \exp \left\{ -\frac{B}{E} \left[1 - \left(1 - \frac{t_{OX}}{\phi_B} E \right)^{3/2} \right] \right\}$$

Gleichung 6

t_{ox} ... Oxiddicke

2.1.3. Poole-Frenkel-Emission

Bei der Poole-Frenkel-Emission werden Ladungsträger über Defekte im Dielektrikum transportiert. Dabei handelt es sich um einen thermisch aktivierten Prozess, der bei hohen elektrischen Feldern auftritt und von diesen noch unterstützt wird. Poole-Frenkel-Leitung zeigt eine exponentielle Temperaturabhängigkeit.

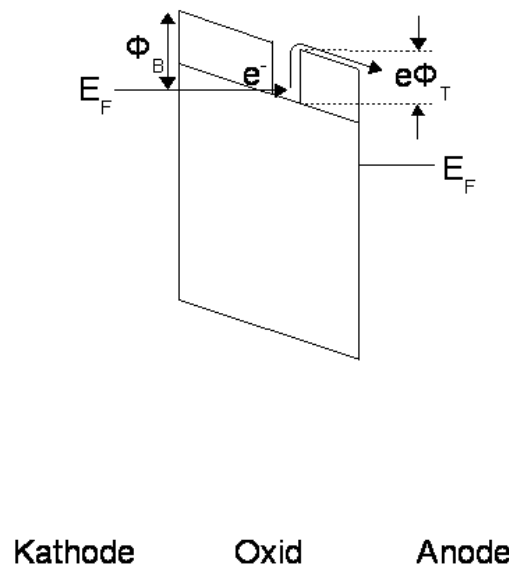


Abbildung 6: Energiebanddiagramm Poole-Frenkel-Emission

Der Strom bei der Poole-Frenkel-Emission berechnet sich nach Gleichung 7:

$$J_{PF} \propto E \exp\left(\frac{-q(\phi_B - \sqrt{qE/4\pi\epsilon_0\epsilon_r})}{k_B T}\right) \quad \text{Gleichung 7}$$

q ... Elementarladung

k_B ... Boltzmannkonstante

T ... Temperatur

2.1.4. Auswertung des Leitungsmechanismus

Eine grundlegende Aussage zum vorherrschenden Leitungsmechanismus lässt sich über die Abhängigkeit des Leckstromes vom elektrischen Feld und von der Temperatur machen. Wie bereits erwähnt, unterscheiden sich die Mechanismen in diesem Punkt. Ein stöstellenunterstützter Leitungsmechanismus zeigt sich in einem exponentiellen Verlauf der Frenkel-Poole Darstellung. Abbildung 7 zeigt dieser Darstellung. Aufgetragen ist der Strom durch das elektrische Feld über der Wurzel des elektrischen Feldes. Wie man erkennt, zeigt sich ein exponentieller Verlauf zwischen $1300 \text{ (V/cm)}^{0,5} < \sqrt{E} < 2200 \text{ (V/cm)}^{0,5}$.

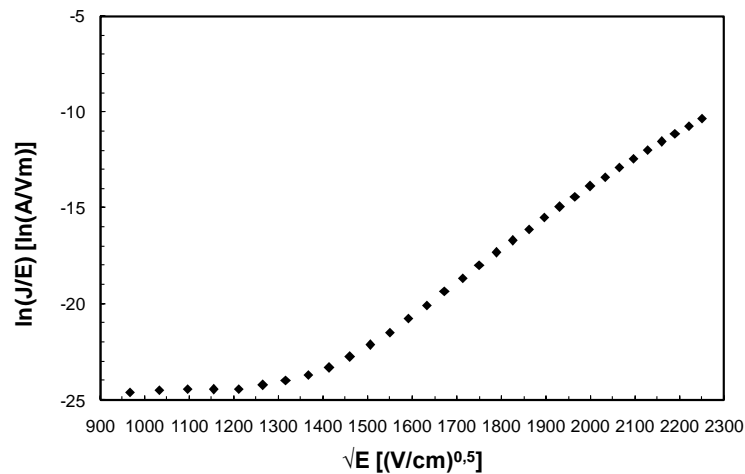


Abbildung 7: Frenkel-Pool Darstellung des Leckstromes

Die Temperaturabhängigkeit geht aus der Arrhenius-Darstellung hervor. Dabei wird $\ln(I/E)$ über $1000/T$ aufgetragen. Abbildung 8 zeigt diese Darstellung. Hier weist der lineare Verlauf der Kurven auf einen stöstellenunterstützten Leitungsmechanismus hin.

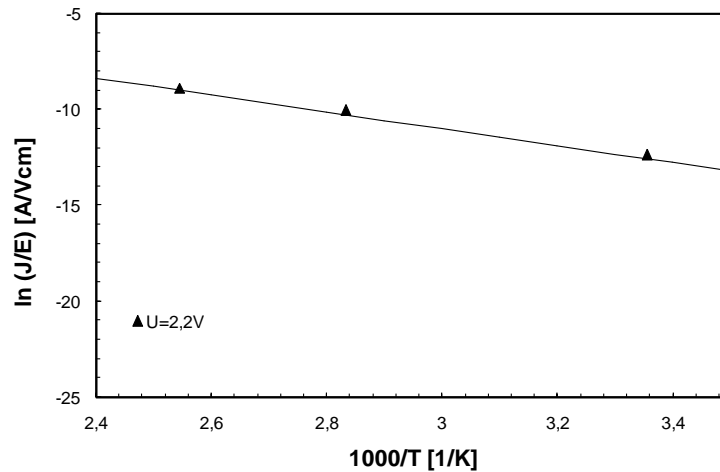


Abbildung 8: Arrhenius Graph des Leckstromes

Mit Hilfe der Frenkel-Poole-Geraden und der Arrhenius-Darstellung der Temperaturabhängigkeit des Leckstromes können die Tiefe des Störstellenbandes und die dynamische Dielektrizitätskonstante bestimmt werden. Die dafür notwendigen Gleichungen ergeben sich aus Gleichung 7, deren Feldabhängigkeit $\ln(I/E) = f(\sqrt{E})$:

$$m_{Feld} = -\frac{q}{k_B T} \cdot \sqrt{\frac{q}{4\pi\epsilon_0\epsilon_r}} \quad \text{Gleichung 8}$$

Sowie deren Temperaturabhängigkeit $\ln(I/E) = f(1/T)$:

$$m_{Temp.} = -\frac{q}{k_B} \cdot \left(\varphi_B - \sqrt{\frac{qE}{4\pi\epsilon_0\epsilon_r}} \right) \quad \text{Gleichung 9}$$

/6/

2.1.5. Phasen der Degradation

Wird an einem Kondensator eine Spannung angelegt, so fließt ein Strom, hervorgerufen durch Elektronen und Löcher, die durch das Dielektrikum tunneln. Abhängig von der Spannung und dem elektrischen Feld bilden sich Defekte in der Isolationschicht. Nehmen die Defekte zu, führt das zur Entstehung eines Leitungspfades, ein sogenannter Perkolationspfad. Letztendlich verliert das Dielektrikum seine isolierende Wirkung. Dieser Degradationsvorgang kann in unterschiedliche Phasen unterschieden werden, wie in Abbildung 9 dargestellt.

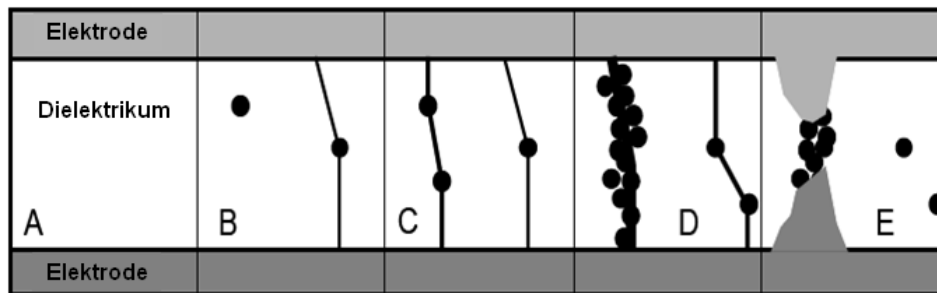


Abbildung 9: Phasen der Degradation eines Dielektrikums /3/

Am ungestressten Kondensator (A) sind noch keine Defekte gebildet. Nach einiger Zeit bilden sich einzelne Defekte im Oxid (B). Diese Defekte sind Fangstellen für Elektronen bzw. Löcher und es bildet sich ein kleiner, lokaler Strom. Mit steigender Zahl der Defekte (C) steigt die Wahrscheinlichkeit, dass sich ein Durchflusspfad, ein sogenannter Perkolationspfad, bildet. Der Leckstrom nimmt zu, das muss aber noch keinen Funktionsausfall mit sich führen. Entlang eines Pfades bilden sich beschleunigt weitere Defekte (D). Die Durchbruchsstelle wächst in ihren Ausmaßen und der Leckstrom nimmt weiter zu. Diese Phase nennt man weicher Durchbruch. Bleibt die Spannung angelegt, führt dies zur Bildung weiterer Fangstellen (E) und zu einem Ansteigen der Temperatur. Der Strom steigt ebenfalls weiter an und es kann, zusätzlich zur Defektbildung, eine Migration von Elektrodenmaterial in das Dielektrikum stattfinden. Schließlich kommt es zum harten Durchbruch. Der Strom steigt bis einige mA und wird letztendlich durch den Serienwiderstand begrenzt. Das Dielektrikum hat seine isolierende Eigenschaft verloren. Die Degradation muss nicht in allen Phasen durchlaufen werden. Ein reiner harter Durchbruch charakterisiert sich dadurch, dass die Phasen C und D entfallen und der Strom sofort um mehrere Größenordnungen zunimmt.

2.2. Statistik des dielektrischen Durchbruchs

In Kapitel 2.1 wurden die Leckstrommechanismen und die Entstehung eines Durchbruchs des Dielektrikums erläutert. Im Folgenden werden erklärt wie der Durchbruch bestimmt wird und wie die TDDB Daten analysiert werden.

2.2.1. Konstanter Spannungsstress zur Durchbruchbestimmung

Um den Durchbruch eines Dielektrikums und die Zeit bis zum Durchbruch (t_{BD}) zu bestimmen, existieren zwei Möglichkeiten. Zum einen kann die Isolationsschicht mit einem konstanten Strom gestresst werden (Constant Current Stress – CCS). Dabei wird ein Strom, der über dem eigentlichen Betriebsstrom liegt, in den Kondensator eingepreßt und die Spannung gegen die Zeit gemessen. Diese Technik wird vor allem bei dicken Oxiden genutzt. Bei dünnen Oxiden wird ein konstanter Spannungsstress (Constant Voltage Stress – CVS) bevorzugt. Die Degradation wird hier durch die Spannung bestimmt und nicht durch das anliegende Feld, wie bei dicken Oxiden.

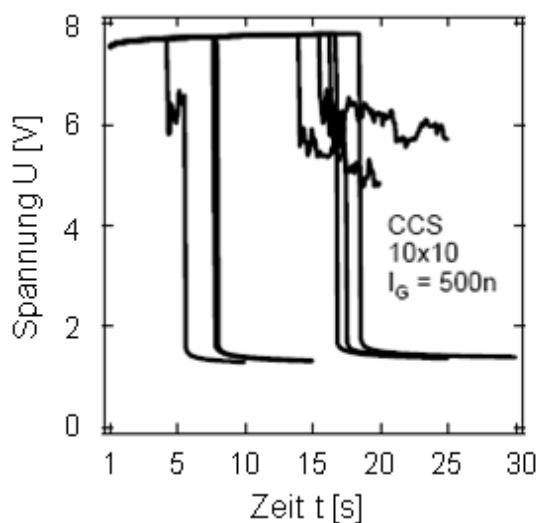


Abbildung 10: Spannungsverlauf über der Zeit beim CCS /3/

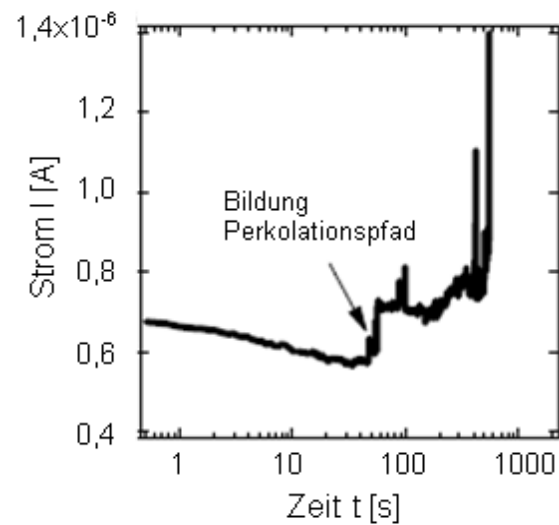


Abbildung 11: Stromverlauf über der Zeit beim CVS /3/

Die Bestimmung des Durchbruchzeitpunktes t_{BD} ist mit CVS einfacher, da ein Stromanstieg über mehrere Größenordnungen zu beobachten ist. Im Gegensatz dazu verursacht ein Durchbruch des Dielektrikums beim CCS häufig nur eine Reduktion der Spannung von nur wenigen mV. /3/ /5/

Um den Durchbruchzeitpunkt t_{BD} festzulegen gibt es mehrere Möglichkeiten. Man unterscheidet zum einen Messungen, bei denen nur eine Stressspannung anliegt

und t_{BD} der Zeitpunkt des Erreichens einer vorgegebenen Stromgrenze oder die Änderung um einen bestimmten Stromwert ist. Für gewöhnlich wird zur Bestimmung von t_{BD} die Änderung des stressinduzierte Leckstrom (stress-induced leakage current – SILC) herangezogen. Dabei wird das Dielektrikum einige Zeit mit einer hohen Spannung (V_{STRESS}) gestresst und der Strom (I_{STRESS}) kontinuierlich gemessen. Anschließend wird eine niedrige Monitorspannung (V_{MON}) angelegt und ebenfalls der Strom (I_{MON}) gemessen. Dies wiederholt sich nach definierten Zeitintervallen (Abbildung 12).

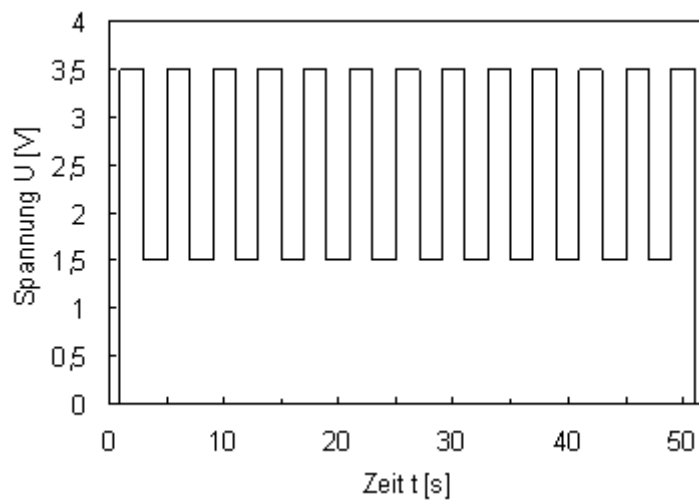


Abbildung 12: Zeitverlauf der Spannung bei SILC Messung

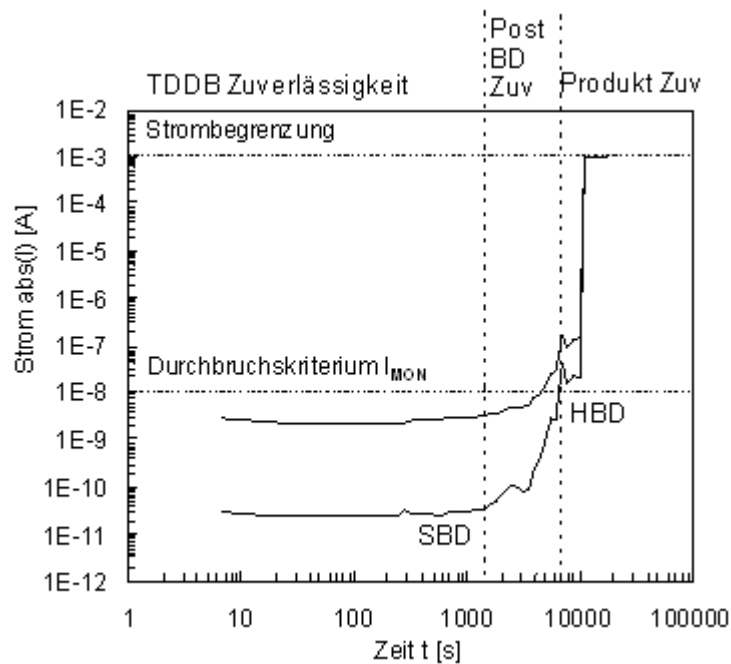


Abbildung 13: Verlauf einer TDDB Messung mit I_{Stress} und I_{Mon}

Abbildung 13 zeigt den sich so ergebenden Messverlauf, in doppellogarithmischer Darstellung, mit der Strombegrenzung und dem Durchbruchskriterium für den Moni-

torstrom. Es wird deutlich, dass sich die Degradation des Dielektrikums im Monitorstrom viel gravierender auswirkt als im Stresstrom. Es sind 3 Phasen zu erkennen:

- Anfangs bleibt der Strom nahezu konstant
- Mit der Zeit bilden sich Ladungsfallen und lokale Leitungspfade, was sich durch einen geringen Stromanstieg im pA Bereich bemerkbar macht. Diesen Bereich nennt man weicher Durchbruch (engl. soft breakdown – SBD).
- Schließlich kommt es zum harten Durchbruch (engl. hard breakdown – HBD). Dieser bedeutet den Ausfall des Bauteils.

Die im Rahmen dieser Diplomarbeit durchgeführten zeitabhängigen Durchbruchmessungen wurden mit CVS gemessen. Zur Feststellung des Durchbruchzeitpunktes t_{BD} wurde der stressinduzierte Leckstrom (SILC) herangezogen.

2.2.2. Die Weibullverteilung

Im folgenden Kapitel wird die statistische Behandlung der TDDB Daten erläutert. Die t_{BD} Werte aus identischen Messungen müssen in eine Verteilung gebracht werden. Hat man mehrere Verteilungen bei unterschiedlichen Bedingungen gemessen, können aus deren Fits die notwendigen Parameter für eine Lebensdauervorhersage abgelesen werden.

Werden Teststrukturen, also Kondensatoren, mit gleichen physikalischen und elektrischen Eigenschaften, identischen Stressbedingungen ausgesetzt, so wird die Ausfallzeit nicht genau die Gleiche sein. Es wird sich eine gewisse Verteilung ergeben.

Um die Wahrscheinlichkeit eines Ausfalls eines Bauteils als Funktion der Zeit zu beschreiben, wird die Wahrscheinlichkeitsdichtefunktion $f(t)$ genutzt. Da nach einer unendlichen Zeitdauer alle Bauteile ausgefallen sind, muss der Flächeninhalt unter der Dichtefunktion $f(t)$ genau den Wert 1 haben.

$$\int_0^{\infty} f(t) dt = 1$$

Gleichung 10

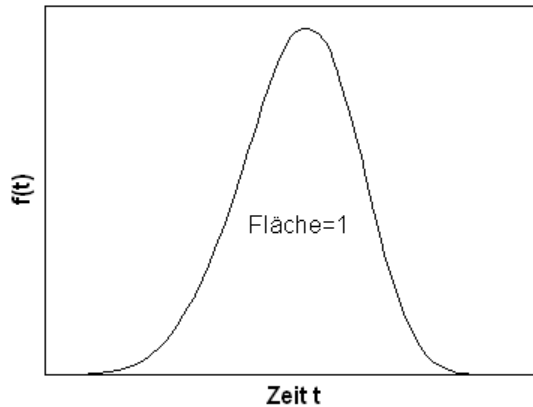


Abbildung 14: Die Wahrscheinlichkeitsdichtefunktion $f(t)$

Das Integral der Wahrscheinlichkeitsdichtefunktion im Zeitintervall $0 \leq t \leq r$ ist die Verteilungsfunktion $F(t)$. Diese gibt die Wahrscheinlichkeit an, dass ein Bauteil innerhalb dieses Intervalls ausfällt. $F(t)$ kann Werte zwischen 0 und 1 annehmen.

$$F(t) = \int_0^t f(\tau) d\tau$$

Gleichung 11

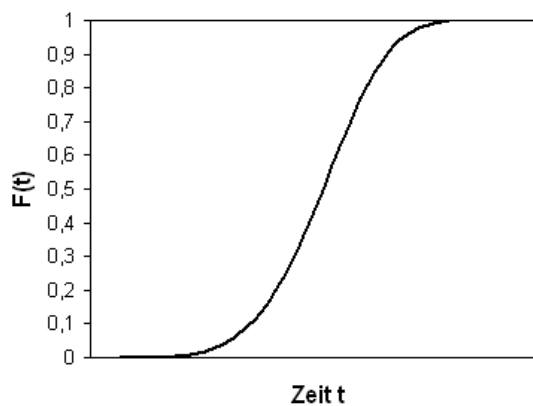


Abbildung 15: Verteilungsfunktion $F(t)$

Das Komplement der Verteilungsfunktion $F(t)$ nennt man Zuverlässigkeitsfunktion $R(t)$. Diese gibt die Wahrscheinlichkeit an, dass ein Bauteil eine bestimmte Zeit fehlerfrei funktioniert.

$$R(t) = 1 - F(t)$$

Gleichung 12

Die Weibullverteilung, 1951 vorgestellt, fittet sehr gut Daten aus Lebensdaueruntersuchungen, bei denen die Lebensdauer durch das schwächste Bauteil bestimmt wird. Dies trifft auf Speicherzellen in einem DRAM zu. Sobald eine Zelle ausfällt, verliert

der Speicher seine Funktionstüchtigkeit. Auf TDDDB Messungen angewandt hat die Verteilung folgende Form:

$$F(t) = 1 - \exp \left[- \left(\frac{t-a}{t_{63}} \right)^\beta \right] \quad \text{Gleichung 13}$$

β ... Anstieg der Weibullverteilung

a ... Zeitverzögerung, in diesem Fall $a=0$

t_{63} ... t_{63} Wert – Zeit zu der 63,2% der Bauteile ausgefallen sind

Die Verteilungsdichtefunktion nimmt somit die folgende Form an:

$$f(t) = \frac{\beta}{t_{63}} \left(\frac{t-\gamma}{t_{63}} \right)^{\beta-1} \exp \left[- \left(\frac{t-\gamma}{t_{63}} \right)^\beta \right] \quad \text{Gleichung 14}$$

$$\lambda(t) = \frac{\beta}{t_{63}} \left(\frac{t-\gamma}{t_{63}} \right)^{\beta-1} \quad \text{Gleichung 15}$$

γ ... Spannungsbeschleunigung

Die Ausfallrate $\lambda(t)$ über der Zeit aufgetragen, ergibt die sogenannte Badewannenkurve. Sie gliedert sich in 3 Kategorien: a) einer abnehmenden Ausfallrate für $\beta < 1$, hervorgerufen durch extrinsische Frühausfälle, b) einer konstanten Ausfallrate für $\beta = 1$, innerhalb dieses Zeitraums liegt die vom Hersteller garantierte Lebensdauer (typischerweise 10 Jahre), und c) einer zunehmenden Ausfallrate für $\beta > 1$, durch Alterung und Degradation.

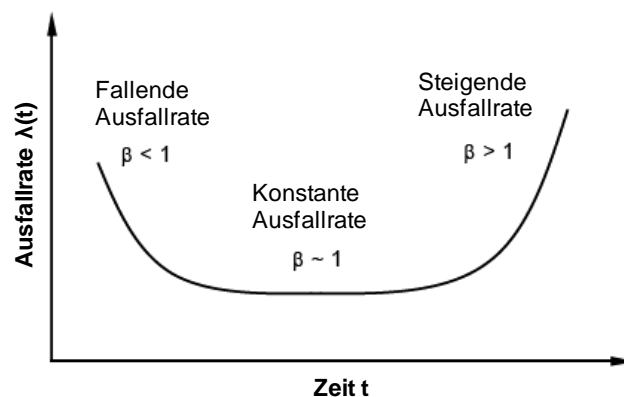


Abbildung 16: Zuverlässigkeit einer Population beschrieben mit der Badewannenkurve

Die Weibullverteilung wird typischerweise in einem Weibulldiagramm dargestellt. In diesem Diagramm wird das sogenannte Weibit z über dem Logarithmus der Zeit aufgetragen. Wenn die Parameter β und η aus Gleichung 2.2-4 bekannt sind, so berechnet sich z wie folgt:

$$z = \beta \ln(t - \gamma) - \beta \ln(t_{63})$$

Gleichung 16

Dies ist allerdings nur möglich, wenn die Daten bereits gefittet sind. Um das Weibulldiagramm aus Messdaten zu erstellen, benutzt man folgende Gleichung:

$$z = \ln[-\ln(1 - F(t))]$$

Gleichung 17

Um $F(t)$ zu bestimmen ist es notwendig die Daten zu ordnen. Dies geschieht von der kürzesten zur längsten Lebensdauer t . $F(t)$ berechnet sich dabei nach:

$$F(t) = \frac{c_i}{n}$$

Gleichung 18

c_i ... Anzahl der Ausfälle im Zeitintervall t

n ... Gesamtmenge der getesteten Strukturen

In einem Weibulldiagramm werden t_{bd} -Daten mit einer variablen Bedingung graphisch dargestellt. Diese Bedingungen sind Stressspannung, Temperatur oder Fläche des Dielektrikums. Folgendes Diagramm zeigt die t_{bd} Verteilung identischer Kondensatoren bei verschiedenen Stressspannungen. Die Fläche des Dielektrikums und die Temperatur, bei der gemessen wurde, sind konstant.

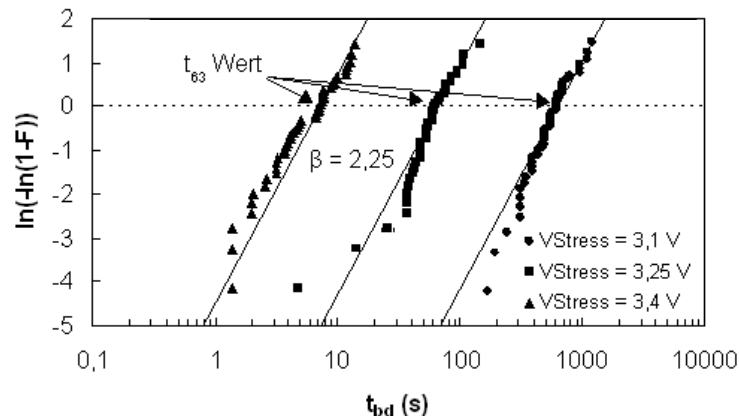


Abbildung 17: Weibull Diagramm für 3 verschiedene Spannungen

Direkt aus dem Weibulldiagramm erhält man den Anstieg der Verteilung β , die t_{63} Werte und die Spannungsbeschleunigung γ . Hierzu benutzt man die Methode der maximalen Wahrscheinlichkeit, die englisch Maximum Likelihood Estimation (MLE) bezeichnet wird. Diese ermöglicht, dass auch Frühausfälle und Daten ohne Durchbruch in die Anpassung hineingenommen werden können. Für eine Anzahl von n_{exp} Experimenten mit unterschiedlichen Stressspannungen hat die MLE Funktion folgende Form:

$$\prod_{k=1}^{n_{exp}} \prod_{i=1}^{n_k} f(t_{ik}) = \prod_{k=1}^{n_{exp}} \prod_{i=1}^{n_k} \frac{\beta}{t_{63,k}} \cdot \left(\frac{t_{ik}}{t_{63,k}}\right)^{\beta-1} \cdot e^{-\left(\frac{t_{ik}}{t_{63,k}}\right)^\beta} \quad \text{Gleichung 19}$$

$f(t)$... Wahrscheinlichkeitsdichtefunktion

n_{exp} ... Anzahl der Experimente unterschiedlicher Bedingung

n_k ... Anzahl der Datenpunkte für jedes Experiment

$t_{63,k}$... t_{63} Wert des jeweiligen Experiments

/10/

2.3. Extrapolationsmodelle

Das folgende Kapitel behandelt die Beschleunigungsmodelle, die angewandt werden um TDDB Daten aus Stressexperimenten auf Betriebsbedingungen zu extrapolieren.

2.3.1. Das Exponentielle Spannungsmodell

Lange Zeit wurde einzig das exponentielle Spannungsmodell zur Extrapolation der Spannungsabhängigkeit der TDDB Daten genutzt. Dieses Modell geht davon aus, dass eine exponentielle Abhängigkeit zwischen t_{BD} und der angelegten Stressspannung besteht.

$$t_{BD} \propto \exp(-\gamma U) \quad \text{Gleichung 20}$$

γ ... Spannungsbeschleunigung

U ... Stressspannung

Für die Extrapolation der TDDB Daten auf Operationsbedingungen benötigt man die t_{63} -Werte aus den Weibullverteilungen der unterschiedlichen Stressspannungen. Die t_{63} Daten werden, wie in Abbildung 18 zu sehen, über der Spannung dargestellt. Da die Zeitachse logarithmisch skaliert ist, erscheint der exponentielle Zusammenhang linear. Deshalb wird dieses Modell auch „Linear-V“ Modell genannt. Zusätzlich müssen die Daten für eine Lebensdauervorhersage hinsichtlich der Zuverlässigkeitsanforderungen skaliert werden. Das bedeutet nach JEDEC Standard auf eine Oxidfläche von $0,1 \text{ cm}^2$ und eine Ausfallrate von $0,01\%$ [JEDEC]. Die Skalierung der Fläche erfolgt nach folgendem Zusammenhang:

$$t_{63}(A_2) = t_{63}(A_1) \left(\frac{A_1}{A_2}\right)^{1/\beta} \quad \text{Gleichung 21}$$

A_1, A_2 ... Flächen

Letztendlich werden die Daten auf eine Ausfallwahrscheinlichkeit von $F(t)=0,01\%=0,0001$ skaliert. Dies geschieht nach folgendem Zusammenhang:

$$\ln[-\ln(1 - F(t))] = \beta \ln(t_{0,01\%}) - \beta \ln(t_{63}) \quad \text{Gleichung 22}$$

Das exponentielle Spannungsmodell hat seine Grenzen, da sich für Null Volt eine endliche Lebensdauer ergibt. CVS Messungen werden typischerweise in einem Zeitbereich zwischen 10 und 10000 Sekunden gemacht. Langzeituntersuchungen haben gezeigt, dass der Spannungsbeschleunigungsfaktor γ mit niedrig werdender Span-

nung zunimmt. Dies führt bei der Extrapolation der Messdaten mittels des exponentiellen Spannungsmodells zu einer schlechteren Lebensdauervorhersage.

2.3.2. Das Power-Law Modell

Eingehende Untersuchungen an dünnen SiO₂ Schichten haben gezeigt, dass das sogenannte Power-Law Modell die Spannungsabhängigkeit der t_{BD} Werte hier besser beschreibt /15/.

$$t_{BD} \propto U^{-n} \qquad \text{Gleichung 23}$$

n ... Power Law Exponent

Der bereits erwähnte Effekt der Zunahme des Spannungsbeschleunigungsfaktors γ ist in diesem Modell berücksichtigt. Auch das nicht physikalische Verhalten des exponentiellen Modells, bei Extrapolation auf Null Volt eine begrenzte Lebensdauer aufzuweisen, ist mit dem Power-Law Modell gelöst. Dieses zeigt in diesem Fall eine unendliche Lebensdauer. Weiterhin wird beim exponentiellen Spannungsmodell nicht berücksichtigt, dass eine starke Leckstromreduktion bei niedrigen Spannungen, aufgrund des Übergangs vom Fowler-Nordheim Tunneln oder Poole-Frenkle Emission zum direkten Tunneln, eintritt.

Folgende Abbildung zeigt beide Modelle im Vergleich. Es wird deutlich, dass das Power-Law Modell bei niedrigen Spannungen eine weit optimistischere Lebensdauervorhersage macht als das Linear-V Modell. Der Puffer zur geforderten Lebensdauer von 10 Jahren ist sehr viel größer.

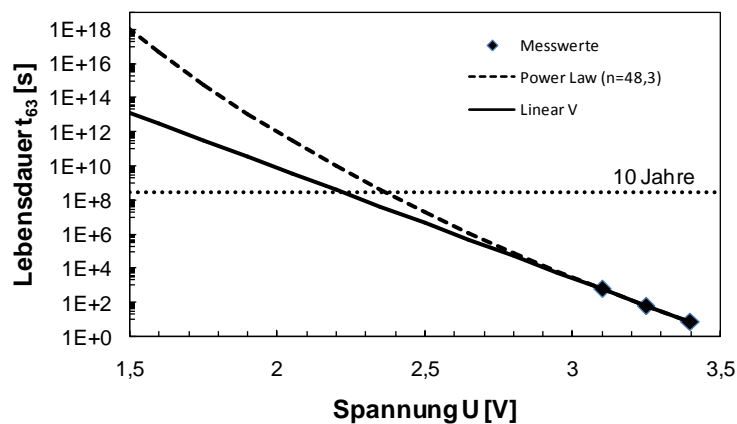


Abbildung 18: Vergleich der Extrapolationsmodelle Power-Law und Linear-V

2.4. Herstellung des Dielektrikums

Bei der Herstellung eines Speicherkondensators in zylindrischer Form kommt das CVD (engl.: Chemical Vapour Deposition – chemische Abscheidung aus der Dampfphase) und das ALD Verfahren (engl.: Atomic Layer Deposition - Atomlagenabscheidung) zum Einsatz. Zuerst wird die untere Elektrode des Kondensators aus Titanitrid (TiN) mittels CVD und Rückätzprozesse erzeugt. Die Dampfabscheidung geschieht bei einer Temperatur von 470 °C. Anschließend wird das Dielektrikum abgeschieden. Hierzu wird der ALD Prozess genutzt.

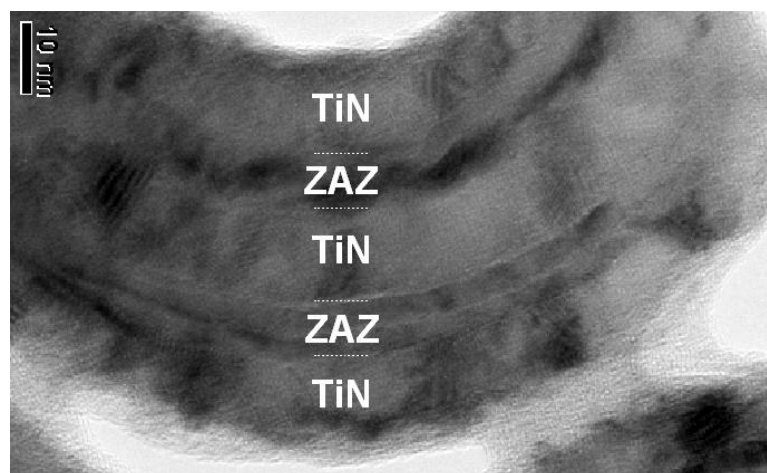


Abbildung 19: Transelektronenmikroskopie Aufnahme der untersuchten Zylinderkondensatoren im Querschnitt

Der ALD Prozess ist ein sequentieller Prozess, bei dem die Abscheidung über zwei separate chemische Oberflächenreaktionen abläuft: Im ersten Schritt wird der Wafer einem metallhaltigen Precursor ausgesetzt, der sich an die reaktiven Oberflächengruppen bindet, aber nicht an sich selbst. Sind alle reaktiven Adsorptionsplätze besetzt, stoppt die Reaktion und eine Monolage des Precursors bleibt auf der Oberfläche zurück. In einem zweiten Schritt wird eine Oxidation eingeleitet, die mit den offenen Bindungen des chemisorbierenden Precursor reagieren und neue Adsorptionsplätze bilden. Die Prozesskammer wird zwischen diesen beiden Schritten gespült, um Gasphasenreaktionen zu verhindern. Jeder vollendete Zyklus lagert einen kontrollierten Bruchteil einer Monolage ab. Der Prozess wird wiederholt bis die gewünschte Schichtdicke erreicht wurde /4/. Im Fall von ZiO_2 erfolgt der Prozess bei einer Temperatur von 275°C. Dabei wird das Oxid amorph abgeschieden. Wie bereits in Kapitel 1 erwähnt, erfolgt zusätzlich die Abscheidung einer Al_2O_3 -Schicht zur

Beeinflussung der Leckstromeigenschaften und der Zuverlässigkeit des Kondensators.

Zuletzt wird die obere Elektrode des Speicherkondensators wieder mittels CVD abgeschieden. Die Prozesstemperatur beträgt dabei wieder 470°C. Hierbei gilt es folgenden Effekt zu beachten. Die Kristallisationstemperatur für ZrO_2 ist dickenabhängig, wie Abbildung 20 zeigt.

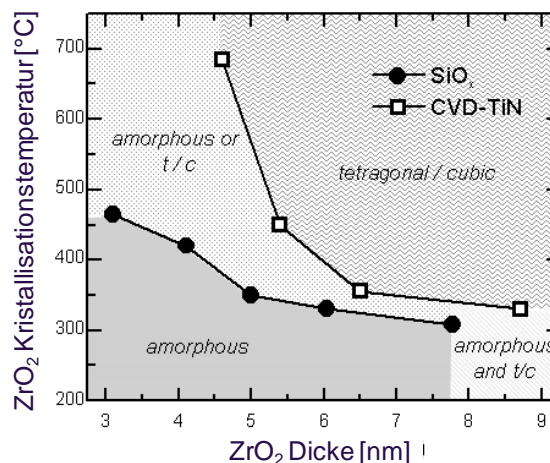


Abbildung 20: Dickenabhängigkeit der Kristallisationstemperatur von ZrO_2 /8/

ZrO_2 -Schichten dicker als 5nm beginnen zu kristallisieren bei einer Temperatur von 470°C. Dünnere Schichten bleiben hingegen amorph. Untersuchungen zur relativen Dielektrizitätskonstante ϵ_r oder k ergaben unterschiedliche Werte für amorphes beziehungsweise kristallines ZrO_2 . So wurde für den amorphen Zustand ein $k \approx 21$ und für den kristallinen ist $k \approx 40$ bestimmt/4/.

Weiterhin haben XPS Untersuchungen ergeben, dass sich zwischen der TiN-Schicht der unteren Elektrode und ZrO_2 eine Zwischenschicht bildet. Hervorgerufen wird diese durch die Benutzung von Ozon als Precursor. Es kommt zur Oxidation der TiN-Schicht. TiN spaltet ein Sauerstoffatom vom ZrO_2 ab und es entsteht TiO_2 oder es kommt zur Oxidation des TiN mit Ozon, dabei wird jeweils Stickstoff frei. Dieser kann wiederum eine Bindung mit dem entstandenen ZrO eingehen und $ZrON$ bilden. Nach einer Kristallisation von ZrO_2 steigt die Menge des TiO_2 sogar signifikant an. Der sich letztlich ergebende Schichtstapel stellt sich als $TiN/(TiON/ZrON)/ZrAlO/TiN$ -Schichtung dar. Dies hat Auswirkungen auf das Leckstromverhalten der MIM Kondensatoren, wie in Kapitel 4 gezeigt wird /8/.

3. Der PCI-Karten basierende Messplatz

Das folgende Kapitel widmet sich dem Aufbau eines Messplatzes für schnelle TDDB Tests. Der grundlegende Aufbau und die Umsetzung für eine PCI-Karten basierende Messmethode wird vorgestellt. Abschließend wird gezeigt wie der Aufbau in die bestehende Softwarelandschaft implementiert wurde.

3.1. Messplatzaufbau

Der konventionelle Messaufbau für TDDB Tests auf Waferlevel besteht aus einem Waferprober, der automatisch die zu messenden Teststrukturen anfährt und kontaktiert. Weiterhin wird über den beheizbaren Wafertisch des Probers die Messtemperatur eingestellt. Die Messung erfolgt mithilfe sogenannter SMUs (engl.: Source Measurement Unit) oder eines Parameteranalyzers mit mehreren Messkanälen. Diese Geräte liefern die Spannung und messen den Strom. Gesteuert werden Prober und Analyzer mit Hilfe eines PCs über einen speziellen Kommunikationsbus, den General Purpose Interface Bus (GPIB). Dieser Bus wurde in den 1960er Jahren von der Firma Hewlett-Packard entwickelt. Es handelt sich dabei um einen externen parallelen Bus, der es ermöglicht schnell mit bis zu 15 Messgeräten zu kommunizieren. Dieser Messaufbau ermöglicht sehr präzise Messungen. Der Strom kann bis $1 \cdot 10^{-12} \text{A}$ genau aufgelöst werden. Allerdings geht dies auf Kosten der Messgeschwindigkeit. TDDB Tests mit einer genauen zeitlichen Auflösung der Durchbruchzeitpunkte sind mit SMUs nur bis in den Bereich von einigen Sekunden möglich.

Folgende Abbildung zeigt den schematischen Aufbau eines konventionellen Messplatzes (a), mit typischerweise 4 Messkanälen, und im Vergleich dazu den PCI-Karten basierenden Aufbau (b), dem in diesem Fall 2 Messkanäle zur Verfügung stehen.



Abbildung 21: Schematische Darstellung eines konventionellen (a) und eines PCI-Karten basierten Messaufbau für TDDB Tests /14/

Der PCI-Karten basierende Messaufbau besteht aus einer analogen I/O Karte des Typs PCI-DAS 1002 der Firma Measurement Computing und einem Strom-Spannungs-Konverter (I-U Konverter). Die I/O Karte besitzt zwei analoge Ausgänge und 16 (8 differentielle) Eingänge, jeweils mit einer 12 Bit Spannungsauflösung. Das bedeutet es sind 4096 Spannungswerte möglich. Die Eingangs- und Ausgangsbereiche sind durch Software programmierbar und decken $\pm 10V$, $\pm 5V$, 0 bis 10V und 0 bis 5V ab. Für die unterschiedlichen Spannungsbereiche variiert die Auflösung zwischen 5mV bis auf 1,25mV. Die Einschwingzeit für die Digital-Analog (DA) Konverter beträgt $4\mu s$ und für die Analog-Digital (AD) Konverter $6\mu s$. Die Abtastrate beträgt maximal 200kHz.

Angesprochen wird die I/O Karte über ein C Programm. In diesem sind die Routinen für eine I-V Rampe und für den CVS Test, mit und ohne Monitorschritt, implementiert. Die Messparameter, wie Stress- und Monitorspannung, Stromgrenzen und maximale Messzeit, werden in einer Datei hinterlegt. Anschließend wird das C Programm gestartet und, wenn der Test beendet ist, speichert das Programm die Messwerte in einer Textdatei.

3.2. Optimierung der Log-Linear IV-Konverterschaltung

Herzstück des PCI-Karten basierenden TDDB Aufbaus ist der Strom-Spannungs-Konverter. Dieser wandelt den Stresstrom am Kondensator in eine Spannung, die von der I/O Karte erfasst wird. Die Steuersoftware transformiert diese Spannung wiederum in einen Stromwert, der schließlich gespeichert wird. Die Transformation geschieht über eine Formel, deren Parameter aus der Messung der Transfercharakteristik hervorgeht und als Konstanten im Quellcode hinterlegt sind.

Der I-U Konverters besteht aus einer logarithmischen und einer linearen Verstärkerebene. Die logarithmische Operationsverstärkerschaltung nutzt die exponentielle Kennlinie einer Diode. Der Strom, der jeweils in Flussrichtung durch einer der in Abbildung 22 dargestellten Dioden fließt, ergibt in Näherung einen exponentiellen Verlauf der Ausgangsspannung der ersten Verstärkerebene. Es gilt somit folgender Zusammenhang:

$$U = -m \cdot \ln\left(\frac{I}{n}\right) \qquad \text{Gleichung 24}$$

U ... Spannung

I ... Strom

Die Faktoren n und m stellen Korrekturfaktoren dar, die von der Temperatur und den Parametern der Diodenkennlinie abhängen. Die Dioden, die verwendet wurden, sind Hochgeschwindigkeitsdioden Typ 1N4148 der Firma Philips.

Abbildung 22 zeigt die schematische Darstellung der Schaltung. V_{REF} ist dabei die Spannung, die vom Ausgang der I/O Karte kommt. Schaltungsbedingt ist $V_{REF}=V_{IN}$, die Stressspannung die an der Teststruktur anliegt. V_{OUT} ist die Ausgangsspannung der Schaltung. Sie wird von der I/O Karte erfasst. Hinter ihr verbirgt sich der konvertierte Stresstrom. Der gleichungsmäßige Zusammenhang der Strom-Spannungskonvertierung ist in der Software, welche die I/O Karte anspricht, implementiert. So wandelt die Software die gemessene Spannung wieder in einen Stromwert, welcher abgespeichert wird.

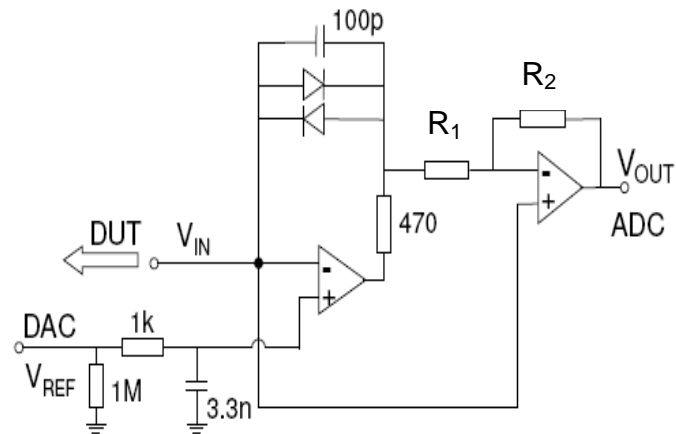


Abbildung 22: Layout der I-U Konverterschaltung

Der Kondensator in der ersten Verstärkungsstufe hat die Aufgabe hohe Frequenzanteile zu eliminieren und damit Rauschen zu unterdrücken. Die zweite Operationsverstärkerebene verstärkt das Ausgangssignal der ersten Ebene und erhöht damit die Empfindlichkeit der Schaltung. Der Verstärkungsfaktor der 2 Ebene ergibt sich wie folgt:

$$V = -\frac{R_2}{R_1} = -\frac{10k\Omega}{1k\Omega} = -10 \quad \text{Gleichung 25}$$

V ... Verstärkungsfaktor

3.2.1. Analyse der erreichbaren Leckstromauflösung

Zur Analyse der Leckstromauflösung wurden CVS Tests mit der konventionellen und der PCI Karten basierenden Messmethode durchgeführt. Die Messungen fanden mit identischen Stressparametern an gleichen Teststrukturen statt. Abbildung 23 zeigt den Verlauf des Stress- und des Leckstromes mit der Zeit an Beispielen. Es wird deutlich, dass die erreichbare Stromauflösung der PCI Variante weit unter der des konventionellen Messverfahrens liegt. Der Grenze des messbaren Leckstromes liegt bei etwa 10nA, was für Messungen an aktuellen Speicherkondensatoren sehr unbefriedigend ist. Zu der geringen erreichbaren Stromauflösung kommt hinzu, dass dadurch Zuverlässigkeitsaussagen verfälscht werden. Änderungen im Leckstrom sind, wie man sieht, nur sehr gering. Ein standardmäßiges Durchbruchkriterium ist eine Änderung des Monitorstromes um den Faktor 5. Abbildung 23 zeigt, dass dieses Kriterium für die PCI Variante teilweise erst verspätet erfüllt wird. Die Auswirkungen auf eine Weibull Auftragung der Messergebnisse zeigt Abbildung 24. Man erkennt, dass

der Durchbruchzeitpunkt t_{63} sich insgesamt zu längeren Zeiten verschiebt und dass die Verteilung breiter wird. Eine Extrapolation der Messdaten würde eine völlig andere Lebensdauervorhersage machen. Zur Durchführung zuverlässiger Messungen der auf PCI Karten basierenden Messmethode ist es notwendig den I-U Konverter zu optimieren, um einen geringeren Strom auflösen zu können.

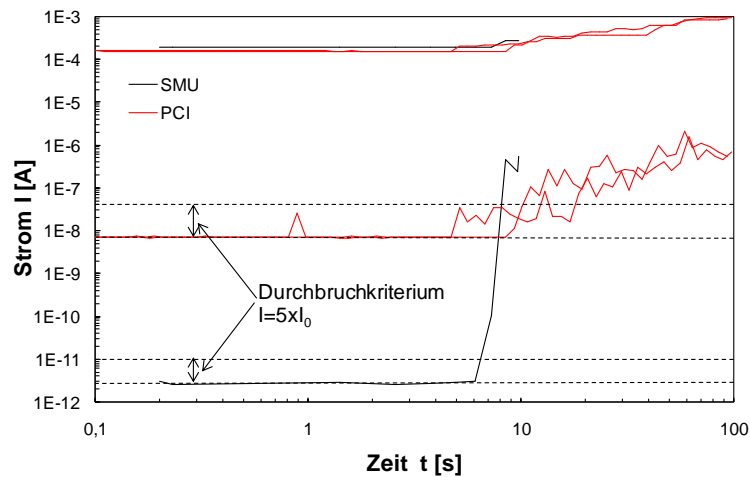


Abbildung 23: Vergleich des Stresstromverlaufs für SMU und PCI Methode

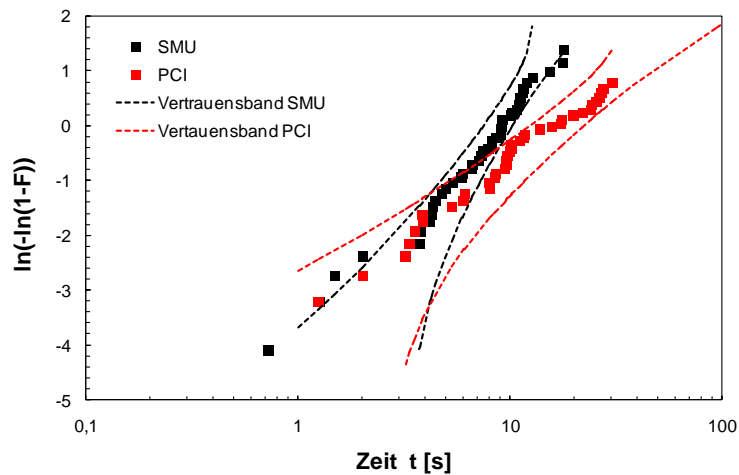


Abbildung 24: Vergleich der Weibullverteilung für SMU und PCI Methode

3.2.2. Optimierungsmaßnahmen

Begrenzend in der Stromauflösung des I-U Konverters wirken die Dioden des logarithmischen Strom-Spannungswandlers. Aus dem in Abbildung 22 dargestellten Layout ist ersichtlich, dass diese entgegengesetzt angeordnet sind. Je eine Diode ist immer in Flussrichtung und die jeweils andere in Sperrrichtung geschaltet. So können sowohl positive als auch negative Ströme gemessen werden. Konventionelle Dioden weisen allerdings einen Sperrstrom von einigen 10^{-9} A auf. Um eine geringere Stromauflösung zu erreichen, wurde anstatt herkömmlicher Dioden die Emitter-Basis Diode eines Hochfrequenz NPN Transistors verwendet. Diese haben typischerweise einen Sperrstrom von wenigen 10^{-12} A. Verwendet wurden N-Kanal Transistoren des Typs BF245A der Firma Philips.

Um die Strom-Spannungscharakteristik des optimierten I-U Konverters festzustellen, wurde eine SMU als Stromquelle (I_{IN}) genutzt. Weiter wurde ein analoger Ausgang der PCI Karte als Spannungsquelle (V_{REF}) verwendet. Wie bereits in Kapitel 3.2 erwähnt, ist $V_{REF}=V_{IN}$ und demnach die Stressspannung die am Kondensator anliegt. Die Messung wurde jeweils für $V_{REF}=5V$ und $0V$, mit positiven und negativen I_{IN} , durchgeführt. Dies entspricht dem gewünschten Spannungsbereich indem die Stressspannung liegt. Die Ausgangsspannung (V_{OUT}) wurde mit einem Multimeter gemessen. Ziel ist es im gesamten Stressbereich eine genaue Konvertierung zu erreichen. Die Abhängigkeit von V_{OUT} vom anliegenden Strom zeigt Abbildung 25.

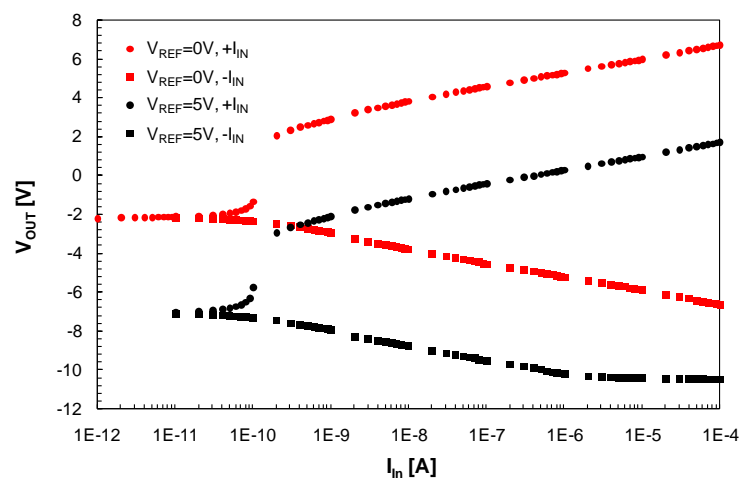


Abbildung 25: I-V Konverter Charakteristik für 0V und 5V Referenzspannung mit einer Spannungsverstärkung V von 10

Die Kurve weist bei einer Referenzspannung von 5V und einem negativen Strom bei einer Ausgangsspannung von 10V eine Sättigung auf. Hier liegt die Grenze des linearen Spannungsverstärkers. Um für die Schaltung einen praktikablen Stressspannungsbereich zu gewährleisten, ist es notwendig den Verstärkungsfaktor der Verstärkerstufe anzupassen. Deshalb wird der 10kOhm Widerstand der zweiten Verstärkerstufe gegen einen 7,5kOhm ausgetauscht. Der Verstärkungsfaktor V beträgt somit 7,5 statt 10. Die I-U Charakteristik des angepassten Konverters zeigt Abbildung 26.

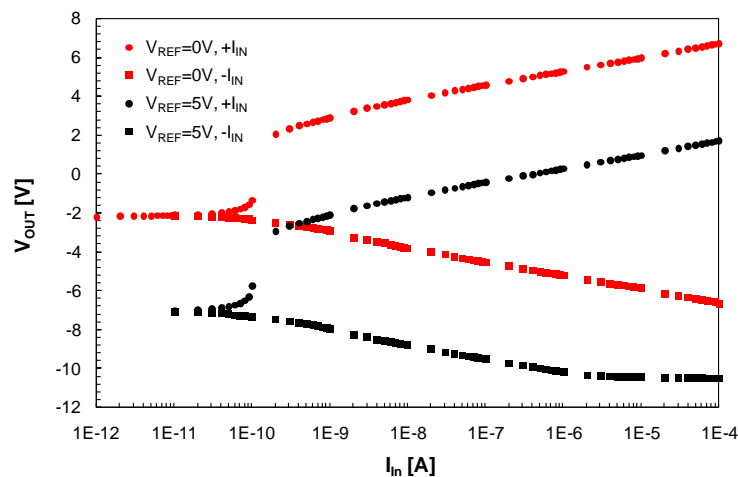


Abbildung 26: I-V Konverter Charakteristik für 0V und 5V Referenzspannung

Weiter wird deutlich, dass die Ausgangsspannung für negative Eingangsströme kleiner als die Referenzspannung ist. Für positive Eingangsströme ist es umgekehrt. Abbildung 27 zeigt den Strom in Abhängigkeit von der normierten Spannung. Dabei gilt folgender Zusammenhang:

$$V_{OUT} > V_{REF}: U = V_{OUT} - V_{REF} \quad \text{Gleichung 26}$$

$$V_{OUT} < V_{REF}: U = V_{REF} - V_{OUT} \quad \text{Gleichung 27}$$

Man sieht in Abbildung 27, dass der I-U Konverter über einen weiten Bereich eine lineare Transfercharakteristik aufweist, was typisch für Diodenkennlinien ist. Die exponentielle Regression in einem Bereich von 0,2nA bis 0,1mA zeigt, dass sich die Spannung um 1,88V pro Dekade ändert, mit einem I_0 von $1,9 \cdot 10^{-10}$ A. Für einen Strom unter 0,2nA folgt die Transferkurve nicht mehr einem linearen Verlauf. Für die Umwandlung der Ausgangsspannung in einen Stressstrom ergeben sich folgende Gleichungen:

$$V_{OUT} > V_{REF}: I_{In} = -1,9e^{-10} \cdot 10^{1,88 \cdot (V_{OUT} - V_{REF} - V_{OFF})} \quad \text{Gleichung 28}$$

$$V_{OUT} < V_{REF}: I_{In} = +1,9e^{-10} \cdot 10^{1,88 \cdot (V_{REF} - V_{REF} - V_{OFF})} \quad \text{Gleichung 29}$$

In Abbildung 27 ist zu erkennen, dass das Stromminimum des I-U Konverters bezüglich der Spannung verschoben ist. Aus diesem Grund wird eine Offsetspannung (V_{OFF}) in die Transformationsgleichung eingeführt. Diese beträgt etwa zwei Volt.

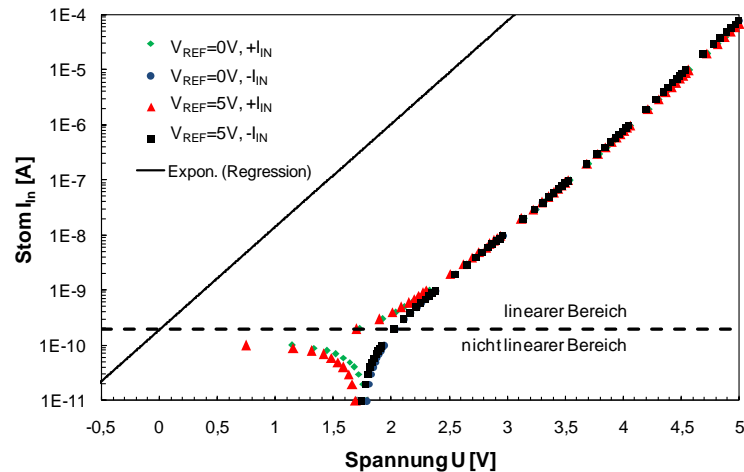


Abbildung 27: Exponentielle Regression der I-U Transfercharakteristik

Um den optimierten I-U Konverter zu testen, wurde ein einführender CVS Test wiederholt. Abbildung 28 zeigt den Stressverlauf der beiden Methoden. Wie man erkennt, wurde der erreichbare Leckstrom um den Faktor 180 gesenkt und der Durchbruchzeitpunkt ist klarer zu erkennen.

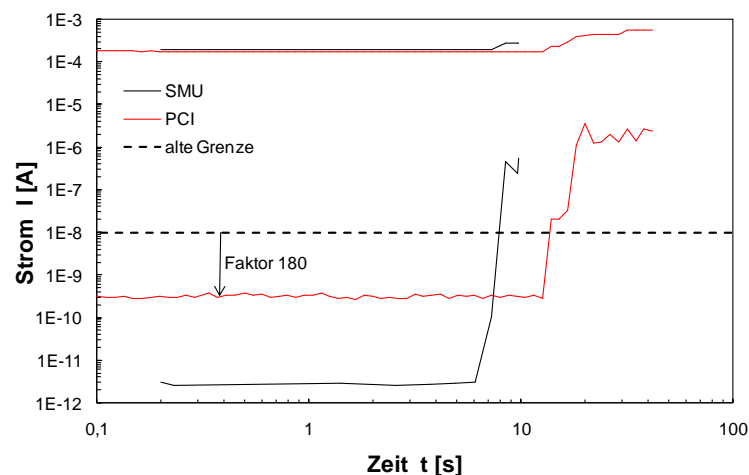


Abbildung 28: Vergleich des Stressstromverlaufs für SMU und optimierte PCI Methode

Die Optimierung wird auch in der Weibullverteilung (Abbildung 29) deutlich. Der Anstieg der Verteilung ist identisch. Die konventionelle Methode ergibt einen t_{63} -Wert, der

für die Extrapolation der Lebensdauer auf Operationsbedingungen notwendig ist, von 8,9 Sekunden. Das Vertrauensband schließt Werte von 7,8 bis 10,2 Sekunden ein. Der t_{63} -Wert der PCI Methode beträgt 9,7 Sekunden und liegt somit innerhalb des Vertrauensbereiches der konventionellen Messung. Bei einer größeren Anzahl von Messwerten würde sich noch deutlicher darstellen, dass TDDB Untersuchungen mit beiden Methoden gleiche Lebensdauervorhersagen machen.

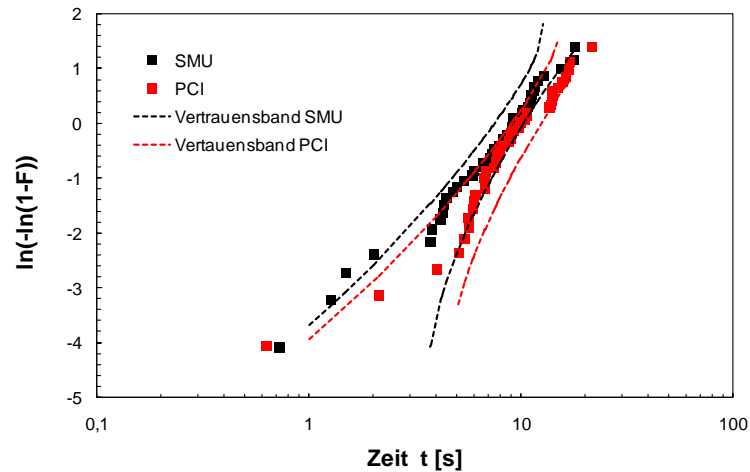


Abbildung 29: Vergleich der Weibullverteilung für SMU und optimierten PCI Methode

3.3. Implementierung in die Softwarelandschaft

Konventionelle TDDB Messungen mittels SMUs und Parameteranalyzern werden durch ein Programm gesteuert, das mit Labview™ erstellt wurde. Labview™ ist eine graphische Programmierumgebung entwickelt von der Firma National Instruments speziell für die Datenerfassung und Gerätekommunikation. Im Gegensatz zu einer textbasierenden Hochsprache wie C, C++ oder Java, werden die Programmelemente, Funktionen und Unterprogramme graphisch angeordnet zu einem virtuellen Instrument (VI). Dieses ist geteilt in die Benutzeroberfläche, dem Frontpanel, und dem Quellcode, Blockdiagramm genannt.

Das verwendete Messprogramm für die konventionellen Tests arbeitet mit Kommando Dateien, welche die abzuarbeitenden Messroutinen mit ihren Parametern enthalten. Weiterhin gibt es so genannte Map Dateien, die die Koordinaten der zu messenden Chips auf den Testwafer beinhalten. Diese werden, nachdem ein Chip abgemessen ist, zum Prober mittels GPIB Befehl gesendet. Der fährt zu der jeweiligen Koordinate und kontaktiert diesen Chip. Als letztes benötigt das Messprogramm Listen Dateien, welche eine Auflistung der zu messenden Wafer sind.

Die PCI Karte wird anschließend von einem C Programm angesprochen. Die Information zur durchzuführenden Messroutine und ihre Parameter sind in einer Initialisierungsdatei hinterlegt. Ist das Programm fertig mit der Abarbeitung einer Routine, speichert es die Messdaten in einer Textdatei ab.

Die Implementierung der PCI Karten basierenden Messmethode erfolgt in der Weise, dass die Information für die Initialisierungsdatei bereits in der Kommando Datei auftaucht. Das Labview™ Programm speichert diese Kommandozeile in die Initialisierungsdatei und ruft das C Programm auf. Anschließend wartet das Labview™ Programm bis das C Programm abgearbeitet wurde. Darauf liest es die Daten aus der Textdatei ein und stellt sie graphisch dar.

4. Messungen und Ergebnisse

Im folgenden Kapitel werden nun die durchgeführten Messungen und die daraus gewonnenen Ergebnisse dargestellt. Zuerst wird die getestete Schicht näher charakterisiert. Anschließend werden Aussagen zum vorherrschenden Leitungsmechanismus gemacht. Danach wird der verwendete Messaufbau hinsichtlich seiner zeitlichen Auflösung untersucht und die Ergebnisse der auf PCI Karten basierenden Messmethode mit der konventionellen Methode verglichen. Abschließend erfolgen eine Untersuchung der Grenzen der Messmethode und eine Fehlerbetrachtung.

4.1. Charakteristik der dielektrischen Schicht

Zur Untersuchung der Schichtcharakteristik stehen Messungen der physikalischen Dicke der dielektrischen Schicht und der Kapazität der Speicherkondensatoren zur Verfügung. Diese wurden in der Produktionslinie aufgenommen. Folgende Tabelle zeigt die Messdaten eines Referenzwafer und des für diese Arbeit näher untersuchten Wafers.

	Dicke d [nm]	Kapazität C pro Zelle [fF]
Referenzwafer	9	19,1
Untersuchter Wafer	7	19,4

Tabelle 1: Messdaten der Dicke und der Kapazität

Mit diesen bekannten Werten und der Kenntnis, dass das Dielektrikum des Referenzwafer aus einer ZAZ-Schicht mit kristallinen ZrO_2 besteht, kann die Dielektrizitätskonstante der untersuchten dielektrischen Schicht bestimmt werden. Hierzu benutzt man die Formel für die Kapazität eines Kondensators:

$$C = \epsilon_0 \cdot \epsilon_r \cdot \frac{A}{d}$$

Diese Gleichung wird umgestellt zu:

$$\frac{C}{\epsilon_0 \cdot A} = \frac{\epsilon_r}{d}$$

Da die Kapazität der beiden Wafer nahezu gleich ist, die Fläche A aufgrund des Designs als konstant angesehen werden kann und ϵ_0 eine Naturkonstante ist, folgt für den Vergleich der beiden Wafer:

$$\frac{\epsilon_{rRef}}{d_{Ref}} = \frac{\epsilon_{rMess}}{d_{Mess}}$$

Die relative Dielektrizitätskonstante, also der k-Wert, der untersuchten Schicht ergibt sich somit aus:

$$\epsilon_{rMess} = \frac{d_{Mess}}{d_{Ref}} \cdot \epsilon_{rRef}$$

$$\epsilon_{rMess} = \frac{7}{9} \cdot 40$$

$$\epsilon_{rMess} \sim 31$$

Diese Abschätzung lässt die Schlussfolgerung zu, dass die untersuchte Schicht zu etwa je 50% amorph und kristallin ist. Die relative Dielektrizitätskonstante beträgt bei einer amorphen Schicht $\epsilon_r \approx 21$. Die rein amorphe Schicht ist charakterisiert durch einen harten Durchbruch. Kristalline Schichten hingegen zeigen einen langsamen Anstieg des Leckstromes bis das Dielektrikum zu stark geschädigt ist und hart durchbricht. Es ist zu erwarten, dass bei der untersuchten Schicht die Phase des allmählichen Stromanstiegs nicht so ausgeprägt ist und das Verhalten mehr zu harten Durchbrüchen neigt.

Um die Dicke des Dielektrikums mit der Dicke einer klassischen SiO₂-Schicht zu vergleichen, kann die effektive Oxiddicke EOT bestimmt werden. Die gemessene Schichtdicke und die eben berechnete relative Dielektrizitätskonstante in die Gleichung für EOT eingesetzt:

$$EOT = \frac{d_{High-k} \cdot \epsilon_{SiO_2}}{\epsilon_{High-k}}$$

$$EOT = \frac{7 \cdot 3,9}{31}$$

Ergibt ein EOT von:

$$EOT \sim 0,88nm$$

Eine vergleichbare SiO₂-Schicht hätte somit eine Dicke von 0,88nm.

4.2. Analyse des Leitungsmechanismus

Zur Analyse des Leitungsmechanismus wurden die I-U Kennlinie bei verschiedenen Temperaturen aufgenommen. Wie in Kapitel 2 erwähnt, zeigt die Poole-Frenkel-Emission eine exponentielle Abhängigkeit des Leckstromes von der Temperatur und der Wurzel des elektrischen Feldes. Bei diesem Leitungsmechanismus tunneln die Ladungsträger in eine Haftstelle in der Nähe der Leitungsbandkante und können von dort aus durch ein Feld ins Leitungsband gehoben werden. Abbildung 30 zeigt den Strom in Abhängigkeit vom anliegenden elektrischen Feld für gleiche Kondensatoren bei verschiedenen Temperaturen. Die gewählte Verzögerung zwischen dem Setzen der Spannung und der Strommessung ist mit wenigen 100ms leider zu kurz um eine genaue Auflösung bei kleinen elektrischen Feldern zu erhalten. Genaue Leckstromuntersuchungen nutzen eine Verzögerung von bis zu 1000 Sekunden und erhalten einen exponentiellen Stromverlauf bis zu 10^{-12} A.

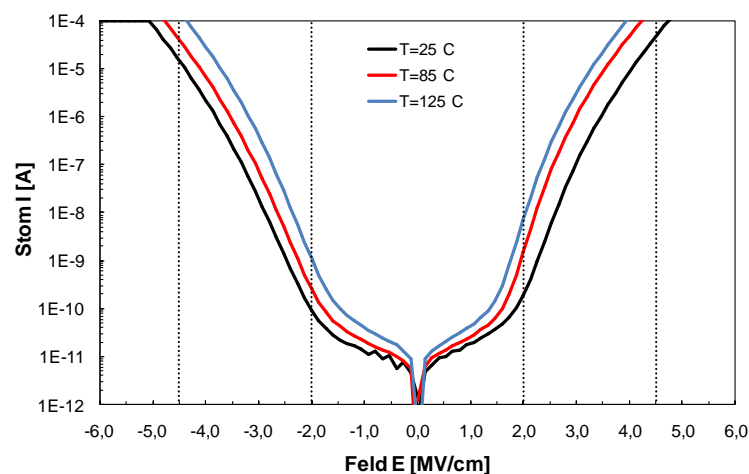


Abbildung 30: Temperaturabhängigkeit der I-U Charakteristik

Die Zunahme des Leckstromes bei steigender Temperatur lässt auf Poole-Frenkel-Emission als Leistungsmechanismus bei hohen elektrischen Feldern schließen. Direktes und Fowler Nordheim Tunneln zeigen keine Temperaturabhängigkeit und scheiden somit als Leitungsmechanismus aus. Für kleine Felder haben andere Arbeiten störstellenunterstütztes Tunneln nachgewiesen /13/. Abbildung 31 und 32 zeigen die Frenkel-Poole Darstellung für mehrere Temperaturen und die Arrhenius Graphen für mehrere Spannungen.

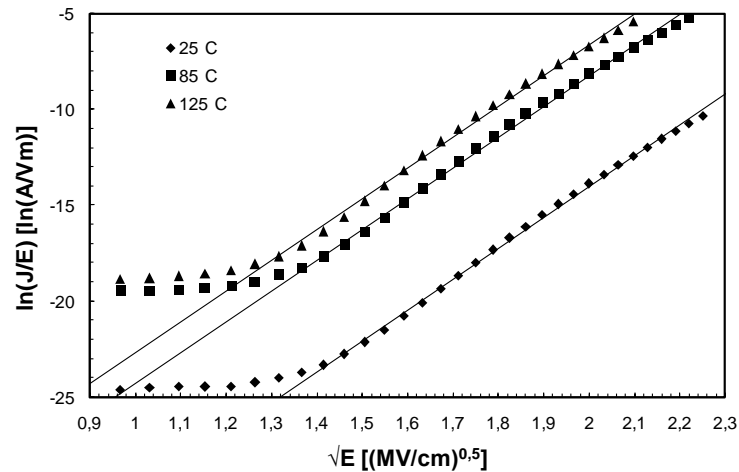


Abbildung 31: Frenkel-Poole Darstellung des Leckstromes der untersuchten ZAZ-Schicht für 3 Temperaturen

Aus der Steigung der Geraden des linearen Anteils aus der Frenkel-Poole Darstellung lässt sich die dynamische Dielektrizitätskonstante bestimmen. Für den Anstieg gilt folgende Gleichung:

$$m_{Feld} = -\frac{q}{kT} \cdot \sqrt{\frac{q}{\pi \epsilon_i}}$$

q ... Elementarladung

k ... Boltzmann Konstante

ϵ_i ... dynamische Dielektrizitätskonstante

Für m_{Feld} ergibt sich durch lineare Regression folgender Wert:

$$m_{Feld} = 16,1 \sqrt{\frac{cm}{MV}}$$

Gleichung 30 nach ϵ_i umgestellt:

$$\epsilon_i = \frac{q}{\pi} \cdot \left(\frac{q}{m_{Feld} kT} \right)^2 \quad \text{Gleichung 30}$$

T ... 25°C (298K)

Den bestimmten Wert für die Steigung eingesetzt ergibt für ϵ_i :

$$\epsilon_i = 1,95$$

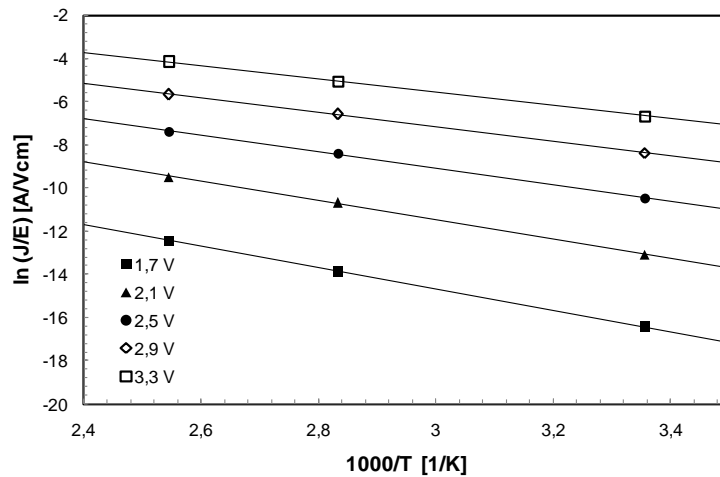


Abbildung 32: Arrhenius Graphen des Leckstromes der untersuchten Schicht

Aus der Steigung m_{Temp} der Geraden aus dem Arrhenius Graphen kann die Tiefe des Defektbandes E_t bestimmt werden. Dazu wird $-m_{Temp} \cdot k/q$, das entspricht der Aktivierungsenergie, über \sqrt{E} aufgetragen und extrapoliert auf Null elektrisches Feld (Abbildung 33).

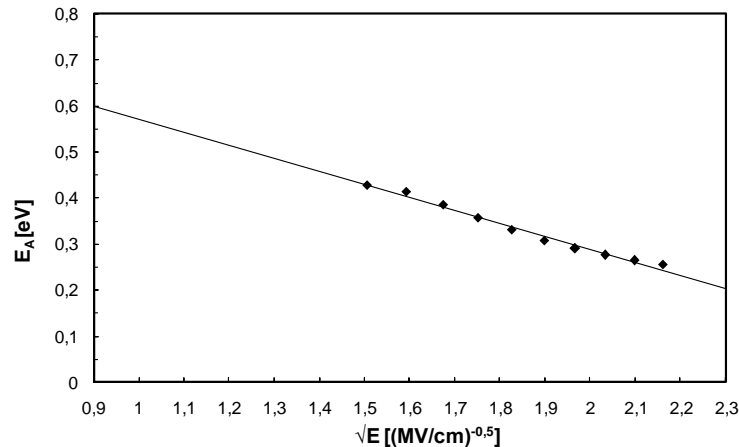


Abbildung 33: Aktivierungsenergie in Abhängigkeit von \sqrt{E}

Der so bestimmte Wert für E_t beträgt 0,8 eV und liegt im Bereich der in anderen Arbeiten veröffentlichten Werte /13/. Der Grund für diese Defektband liegt im Vorhandensein von Sauerstoffleerstellen des ZrO_2 .

4.3. Zeitaufgelöste TDDB Tests

4.3.1. Durchführung der Messungen

Für die Messung zur Lebensdauer wurden Tests sowohl mit der auf PCI Karten basierenden als auch mit der konventionellen Methode durchgeführt. Dabei wurde der Stromverlauf für je 3 Stressspannungen in positiver und negativer Polarität mithilfe der I/O Karte gemessen und zum Vergleich für 4 Spannungen in beiden Polaritäten mittels SMUs. Die Zeitbereiche in denen die Durchbrüche statt fanden lagen für die PCI Variante zwischen 1 Millisekunde und 1 Sekunde. Für die konventionelle Methode lagen die Durchbrüche zwischen 10 und 10000 Sekunden. Somit wurde insgesamt ein Zeitbereich über 8 Dekaden abgedeckt. Gemessen wurde an speziellen Teststrukturen, bei denen 50000 Speicherkondensatoren parallel kontaktiert sind. Im Mittel wurden 35 bis 40 Messpunkte pro Stressspannung aufgenommen. Der Testablauf liegt dem im JEDEC Standard definierten Verfahren zugrunde [JEDEC].

Zur Feststellung des Durchbruches wurde die Änderung des durch die Stressspannung verursachten Anstieges des Leckstromes herangezogen. Hierzu wurde der Stress unterbrochen, eine niedrigere Monitorspannung angelegt und der Strom gemessen (siehe Abbildung 12). Pro Dekade wurden mehr als 20 solcher Messpunkte aufgenommen, sofern die Geschwindigkeit der Messgeräte dies zuließ. War der Monitorstrom größer als 1 Mikroampere galt dies als Durchbruch des Speicherkondensators.

Als negative Stressspannungen wurden -3,8; -3,6 und -3,4 Volt für die Messung mittels PCI Karte gewählt. Die Messungen mit der SMU fanden bei -3,1; -2,95; -2,8 und -2,6 Volt statt. Abbildung 34 und 35 zeigen den Stresstromverlauf mit der Zeit für beide Messmethoden.

Der Stromverlauf für die PCI Variante zeigt zwei unterschiedliche Verläufe des Monitorstroms. Für -3,4 Volt betrug die Monitorspannung -2,2 Volt und der dabei gemessene Strom befand sich in einem Bereich zwischen 1 und 10 Nanoampere. Wie man erkennt, verläuft der Strom nahezu konstant bis es zum harten Durchbruch kommt. Im Falle der beiden anderen Spannungen betrug die Monitorspannung nur -2 Volt. Hier ist der Monitorstrom deutlich geringer als 1 Nanoampere. Dies wirkt sich stark

auf das Rauschverhalten des gemessenen Stroms aus. Die Fehlerhaftigkeit der Strommessung wird vor allem deutlich, wenn man sich die Messung mit der SMU in Abbildung 35 ansieht.

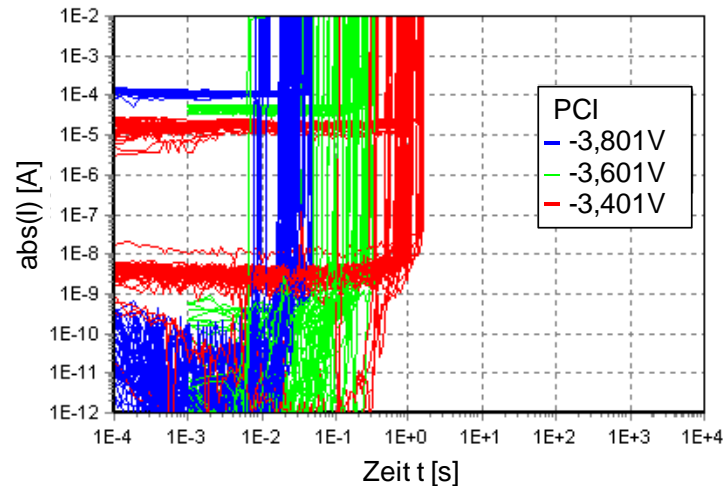


Abbildung 34: Messverlauf der PCI Karten basierenden Methode bei negativer Stressspannung

Für die Messung mit der SMU wurde eine Monitorspannung von -1,8 Volt gewählt. Der dabei gemessene Stresstrom befindet sich zuerst in einem Bereich von etwa 0,1 Nanoampere und steigt anschließend stetig an, bis es zum harten Durchbruch kommt. An diesem Beispiel sieht man, wie durch das Anlegen der Stressspannung lokale Defekte im Dielektrikum erzeugt werden, welche zur Bildung eines Perkolationspfades und zum Durchbruch führen. Dieser Effekt ist in der PCI basierenden Messung nicht so ausgeprägt zu beobachten, hierzu sind die Messzeiten zu kurz. Nur kurz vor dem Durchbruch ist ein leichter Stromanstieg zu erkennen.

Vergleicht man beide Darstellungen hinsichtlich der zeitlichen Auflösung, so wird deutlich, dass bei der Messung mittels PCI Karte die ersten Messwerte bereits nach weniger als einer Mikrosekunde zur Verfügung stehen. Bei der konventionellen Messung liegen die ersten Messdaten erst nach einigen 100 Millisekunden vor. Als t_{63} -Wert wurde für -3,8 Volt 25 Millisekunden bestimmt. Dass dies noch schneller geht, zeigen die Messungen mit positiver Polarität.

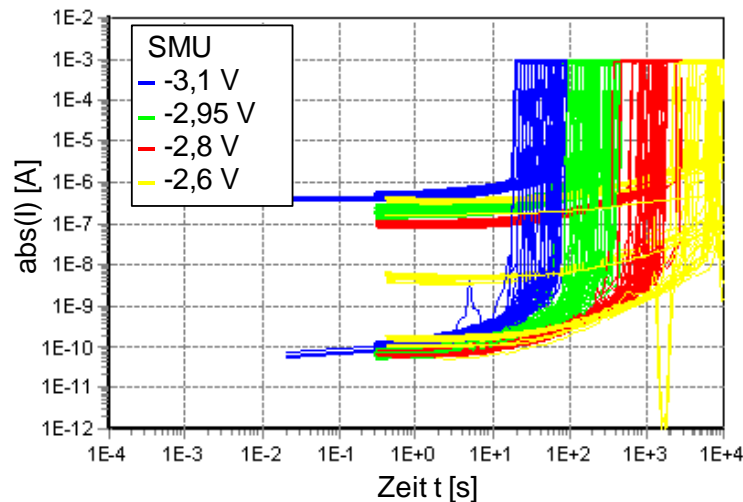


Abbildung 35: Messverlauf der konventionellen Methode bei negativer Stressspannung

Die folgenden Abbildungen 36 und 37 zeigen den Stromverlauf für die positiven Stressspannungen. Diese betragen 3,9; 3,7 und 3,5 Volt für die PCI Karte basierende und 3; 2,8; 2,65 und 2,5 Volt für die konventionelle Messmethode. Als Monitorspannungen wurden 2 bzw. 1,8 Volt für die Messung mittels PCI Karte und 1,5 Volt für die mittels SMU verwendet. Die gleiche Beobachtung, für niedrige Monitorspannungen, wie bei negativer Spannung kann auch hier gemacht werden. Das Rauschen für den gemessenen Stressstrom nimmt mit kleiner werdender Spannung zu. Prinzipiell lässt sich sagen, dass die Grenze für eine genaue Strombestimmung für schnelle Messungen bei etwa einem Nanoampere liegt. Die praktische Stromauflösung liegt demnach niedriger als die theoretisch ermittelte. Wie in Kapitel 3 gezeigt, wurde eine I_0 von etwa 0,2 Nanoampere bestimmt. Der nun messtechnisch umsetzbare Wert liegt deutlich darüber. Begründen lässt sich dies durch die kurze Wartezeit für die Strommessung.

Für beide Messungen gilt, dass sowohl der Stress- als auch der Monitorstrom nahezu konstant bleiben, bis es zum Durchbruch kommt. Im Gegensatz zur negativen Polarität ist der Effekt der Defektbildung in dieser Spannungsrichtung nicht so stark ausgeprägt. Dies ist ein Hinweis auf die Asymmetrie des Schichtaufbaus des Dielektrikums, wie die physikalische Analyse bereits gezeigt hat (siehe Kapitel 2.4).

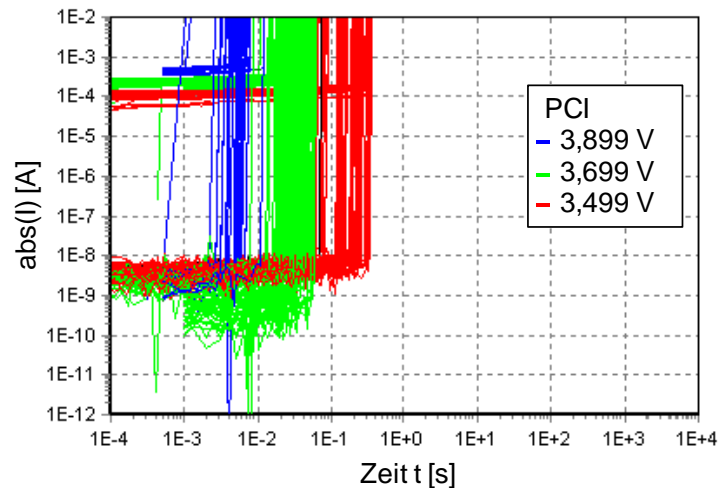


Abbildung 36: Messverlauf der PCI Karten basierenden Methode bei positiver Stressspannung

Für die PCI Karten Methode wurde für 3,9 Volt ein t_{63} von etwa 6 Millisekunden bestimmt. Dabei ist die zeitliche Auflösung und somit die Verteilung der Durchbruchzeiten vergleichbar mit den Messungen mittels SMU. Dies zeigt die Leistungsfähigkeit der Methode. Im Folgenden soll untersucht werden in wie weit die so gewonnen Messdaten die konventionell bestimmten Daten zur Extrapolation auf Operationsbedingungen ergänzen oder sogar ersetzen können.

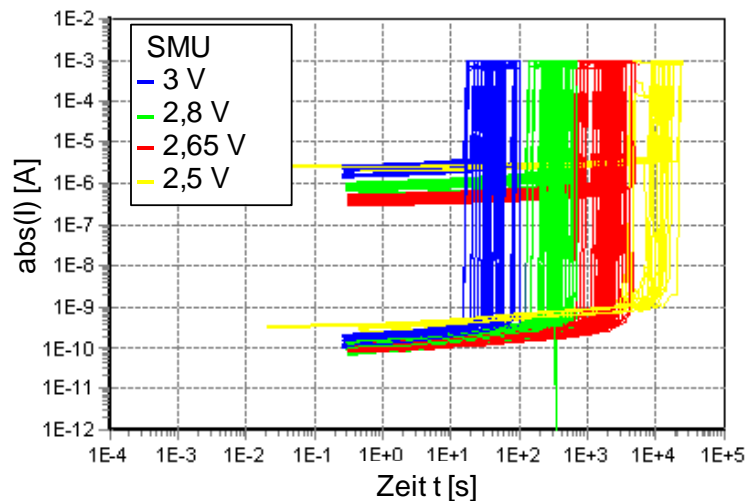


Abbildung 37: Messverlauf der konventionellen Methode bei positiver Stressspannung

4.3.2. Durchbruchverhalten der untersuchten Schicht

Wie bereits erwähnt, verhält sich der Strom unterschiedlich für beide Polaritäten. Bei einem symmetrischen Aufbau der ZAZ-Schicht würde man dies eigentlich nicht erwarten. Das Durchbruchverhalten wäre in beide Richtungen gleich. Die Messungen zeigen aber, dass mit negativer Polarität an der Topoelektrode gestresst, die unterschiedlichen Degradationsphasen deutlicher hervortreten. Dies kann erklärt werden durch die asymmetrische Geometrie des Kondensatoraufbaus die bereits in Kapitel 2.4 erwähnt wurde. Die Schädigung des Dielektrikums tritt typischerweise an der entgegengesetzten Seite der Injektion der Ladungsträger auf. Für den Stress mit negativer Spannung an der oberen Elektrode (TE) bedeutet das, die Schädigung tritt an der unteren Elektrode (BE) auf. Hier bildet sich eine TiON/ZrON-Grenzschicht, wie Untersuchungen ergeben haben [8]. Die Folge ist eine höhere Bildung von Defekten und zunehmendes weiches Durchbruchverhalten. Für die folgende Bestimmung der Lebensdauer muss dieses weiche Durchbruchverhalten berücksichtigt werden. Da der Leckstrom zuerst nur langsam ansteigt, aber durchaus bereits ein zuverlässigkeitsrelevantes Niveau erreichen kann, muss das Durchbruchkriterium angepasst werden. Der Durchbruchzeitpunkt wird deshalb durch die Änderung des Monitorstroms um den Faktor 2,5 vom Wert zum Zeitpunkt Null definiert. Bei harten Durchbrüchen wird ein größerer Faktor als Durchbruchkriterium angenommen. Zumeist ist er hier größer als 5.

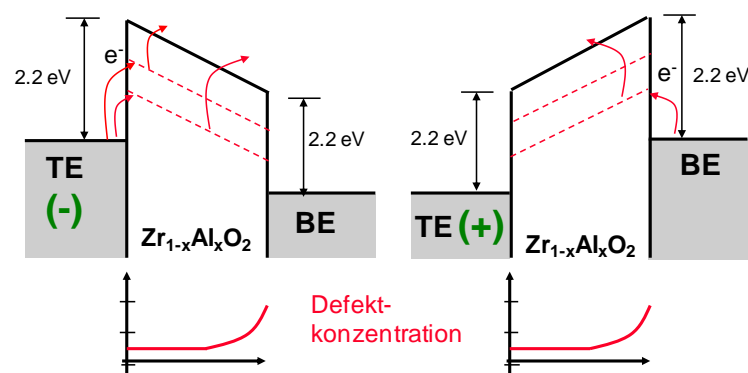


Abbildung 38: Modell zum Durchbruchverhalten der ZAZ-Schicht

Abbildung 38 zeigt das Banddiagramm für beide Polaritäten mit dem Defektband. Aus der Darstellung lässt sich ableiten, dass bei betragsmäßig gleichem Feld die Höhe des Leckstroms unterschiedlich ist. Bei positiver Spannung an der oberen Elektrode geschieht die Injektion der Ladungsträger von der unteren Elektrode her, in

deren Bereich die Konzentration der Defekte am Höchsten ist. Diese begünstigen die Poole-Frenkle Emission. Bei umgekehrter Polarität erfolgt die Injektion von der Seite mit nur wenig Defekten, somit sinkt das Leckstromniveau.

4.3.3. Extrapolation der Messdaten

Im Folgenden werden die Daten aus den Stressmessungen in die Weibull Darstellung überführt. Abbildung 39 und 40 zeigen diese für jeweils negative und positive Stressspannungen. Die Daten aus der Messung der PCI Karte und die der konventionellen Messung wurden dabei zusammengefasst in ein Diagramm. Die Bestimmung der Zuverlässigkeitsparameter geschah mit der bei Qimonda benutzten Auswertesoftware. In diese ist die, in Kapitel 2.2.2 erwähnte, MLE Routine implementiert. Die Software nähert die Daten durch eine Gerade mit dem Anstieg β an und verteilt diese gleichmäßig im Abstand der Spannungsbeschleunigung γ .

Würden die Daten nicht zueinander passen, zum Beispiel Messdaten von unterschiedlich prozessierten Kondensatoren, würde dies deutlich werden durch eine Abweichung der Anpassungsgeraden und der Weibull Darstellung.

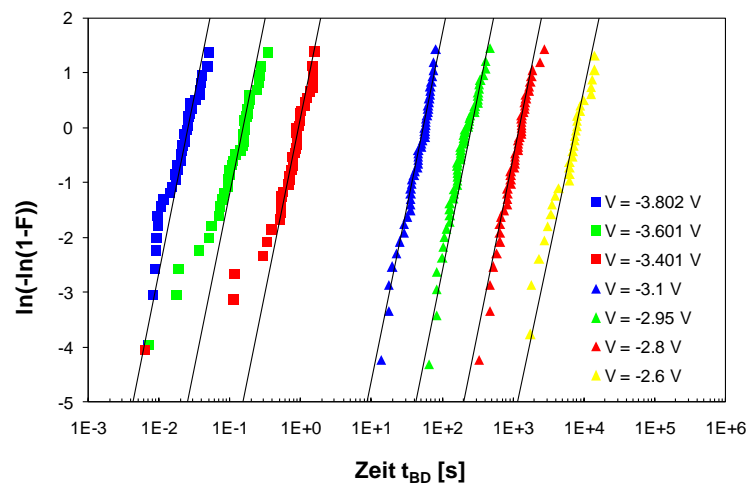


Abbildung 39: Weibull Darstellung für negative Stressspannungen

Die Weibull Darstellungen von beiden Polaritäten zeigen, dass die Verteilung der Messdaten für die PCI und die konventionelle Variante übereinstimmen. Das heißt auch der Degradationsmechanismus ist bis in den Millisekunden Bereich identisch. Gleiches gilt für die Bestimmung der Spannungsbeschleunigung. Fast man beide Messmethoden zusammen, berechnet die Auswertesoftware ein γ das vergleichbar ist mit dem, welches aus den konventionell erhaltenen Messdaten extrahiert wurde.

Dass dies für die Spannungsbeschleunigung, welche nur aus der PCI Messung hervorgeht, nicht der Fall ist, zeigen Abbildung 41 und 42.

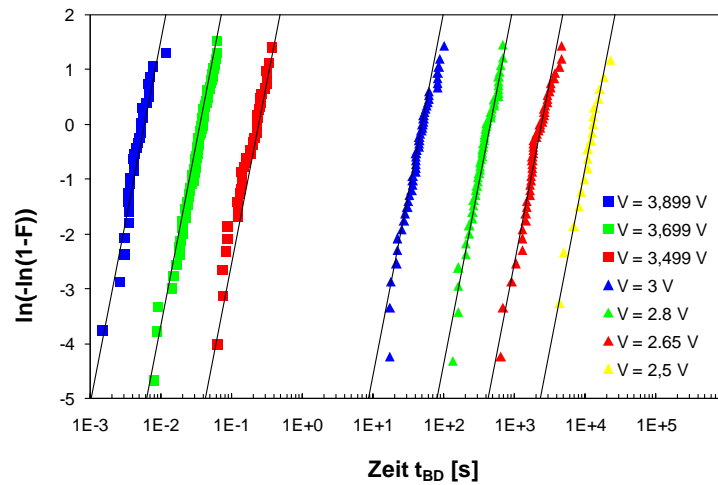


Abbildung 40: Weibull Darstellung für positive Stressspannungen

Die, aus der Weibull Darstellung gewonnenen, t_{63} -Werte werden in einem Lebensdauer Diagramm aufgetragen. Es liegen nun Messdaten über einen Zeitbereich von bis zu acht Dekaden vor.

In Abbildung 41 und 42 sind die Extrapolationen aller Messdaten mittels Power Law Modell und dem linearen Spannungsmodell dargestellt. Zusätzlich ist die Extrapolation der PCI Daten alleingegenommen aufgetragen. Das gestrichelte Rechteck markiert eine Fläche deren Grenzen bestimmt sind durch die Betriebsspannung der Kondensatoren und der erwarteten Lebensdauer von 10 Jahren. Dieses Rechteck darf nicht durch die Extrapolationsgerade geschnitten werden. Die Betriebsspannung wurde für die Darstellung willkürlich auf 1,5 Volt gesetzt. Typische Betriebsspannungen sind kleiner einem Volt.

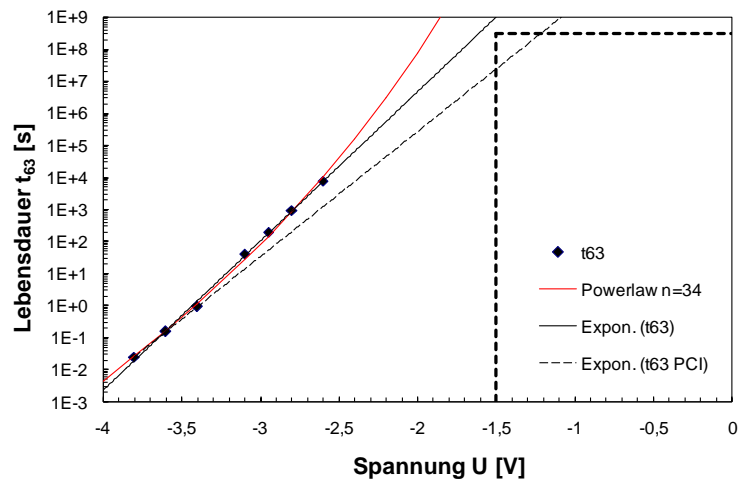


Abbildung 41: Vergleich der Extrapolationsmodelle für die Lebensdauer für negative Stressspannungen

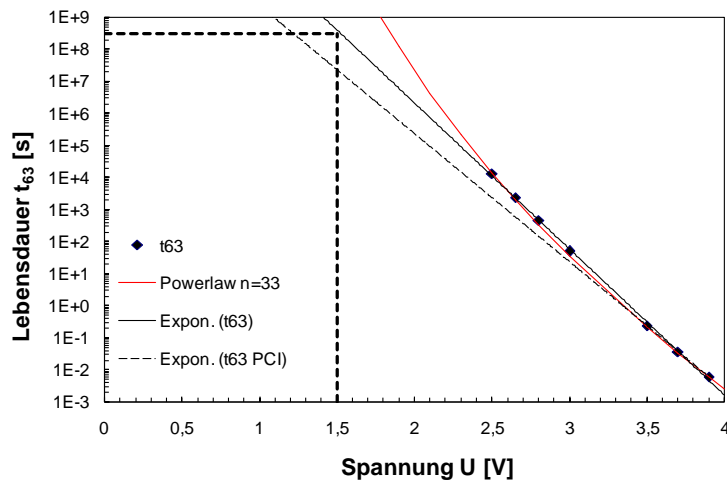


Abbildung 42: Vergleich der Extrapolationsmodelle für die Lebensdauer für positive Stressspannungen

Man erkennt aus beiden Darstellungen, dass die Lebensdauervorhersage nur knapp das geforderte Kriterium erfüllt, wenn die Daten mittels konservativen exponentiellem Spannungsmodell extrapoliert werden. Das Power Law Modell hingegen lässt einen ausreichend großen Puffer, der auch Raum für etwaige Prozessschwankungen bietet. Ganz deutlich wird, dass das Lebensdauerkriterium überhaupt nicht erfüllt wird, wenn allein der PCI Daten mittels des linearen Spannungsmodells extrapoliert werden. Dies ist begründet in dem bereits im Kapitel 2.3.2 erwähnten Effekt der Zunahme der Spannungsbeschleunigung hin zu kleinen Spannungen. Dieser Effekt ist beim Power Law Modell berücksichtigt, weshalb es keinen Unterschied macht, ob die Anpassung der t_{63} -Werte bei den Daten aus der konventionelle Methode oder der PCI Variante erfolgt.

Um dies zu klären welches Modell das Richtige, bleibt es nicht aus Langzeittests durchzuführen, da der Unterschied zwischen beiden Modellen im Bereich bis 1 Million Sekunden nur sehr gering ist. Hierzu war im Rahmen dieser Diplomarbeit nicht die Zeit. Es wurde ein Langtest an vorliegenden Teststrukturen durchgeführt. Hierfür wurden sie mit -2,2 Volt für 2 Millionen Sekunden gestresst. Das entspricht einer Messzeit von 23 Tagen. Würde sich die Lebensdauer nach dem linearen Spannungsmodell verhalten, so wären nach dieser Zeit alle Teststrukturen ausgefallen. Das war nicht der Fall. Das Power Law Modell sagt für diese Stressspannung eine Lebensdauer von über 4 Millionen Sekunden voraus, also mehr als doppelt so lang. Der durchgeführte Test lässt demnach den Schluss zu, dass das Power Law Modell für die getestete dielektrische Schicht das Praktikablere ist. Dies stimmt auch mit Messungen von D.Y. Zhou /7/ überein. Zudem sei hier wieder auf das nicht physikalische Verhalten des exponentiellen Spannungsmodells verwiesen, für Null Volt eine endliche Lebensdauer zu bestimmen.

4.4. Fehlerbetrachtung der Lebensdauervorhersage

Dieses Kapitel befasst sich mit der Lebensdauervorhersage durch die Erweiterung des Spannungs- und Durchbruchzeitbereich. Hierzu sei als Beispiel die Daten der TDDB Messung mit negativer Spannung genommen. Die konventionelle Messmethode findet, wie bereits erwähnt, in einem Zeitbereich von 10 bis 1000 Sekunden statt. Für jeden bestimmten t_{63} -Wert kann ein Vertrauensband angegeben werden, dass typischerweise eine Wahrscheinlichkeit von 95 Prozent angibt. Dies ist für das gewählte Beispiel in Abbildung 43 gezeigt.

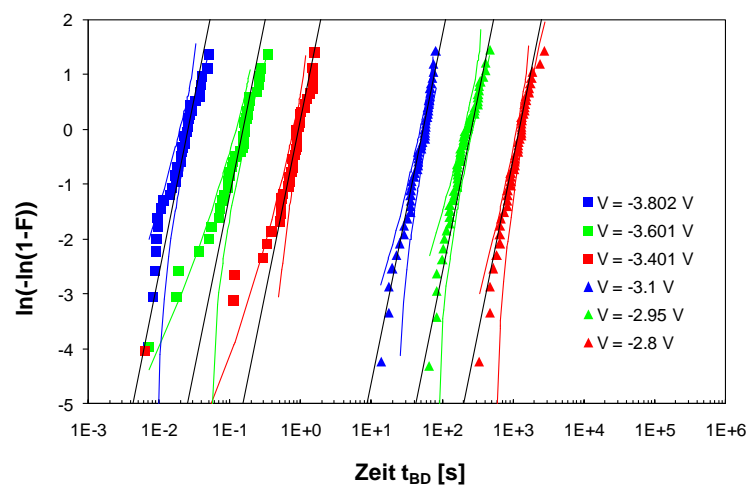


Abbildung 43: Weibullverteilung der Messdaten mit Vertrauensband mit einer Wahrscheinlichkeit von 95%

Die maximal und minimal t_{63} -Werte des jeweiligen Stressspannung werden nun in die Lebensdauerdarstellung überführt. In Abbildung 44 ist gezeigt wie sich die Lebensdauervorhersage verhält, wenn nur die konventionellen Messdaten und wenn die Datensätze aus beiden Messmethoden extrapoliert werden. Dies geschieht mittels des exponentiellen Spannungsmodell und mittels Power Law Modell.

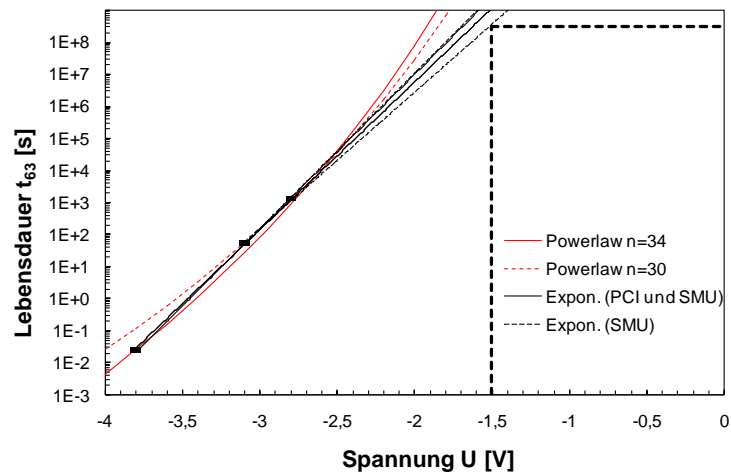


Abbildung 44: Vergleich der Lebensdauervorhersagen der konventionellen Messung mit und ohne, durch PCI Kartenbasierte Methode erweiterten, Zeitbereich

Man kann erkennen, dass für das exponentielle Spannungsmodell, dass der Fehler für die Lebensdauervorhersage kleiner wird, je größer der Zeitbereich ist, für den Messdaten vorliegen. Das bedeutet, dass bei gemeinsamer Anwendung der auf PCI Karten basierenden Messmethode und der konventionellen Methode die Lebensdauervorhersage sehr viel genauer ist, bei nur geringfügig längerer Messzeit. Für das Power Law Modell gilt, dass der Exponent n größer geworden ist durch die Erweiterung des Zeitbereiches. Dadurch gewinnt man zusätzliche Lebensdauer bei der Extrapolation auf Betriebsbedingungen.

An diesem Beispiel wurde gezeigt, dass durch die Erweiterung des Spannungs- und Zeitbereiches unter Verwendung der auf PCI Karten basierenden Messmethode die Lebensdauervorhersagen wesentlich präziser werden. Insbesondere der Vertrauensbereich bei der Verwendung des exponentiellen Spannungsmodells wird enger, was für eine höhere statistische Genauigkeit spricht.

Um die Genauigkeit der Messmethode endgültig zu bestimmen, ist es notwendig mit beiden Methoden in den gleichen Zeitbereichen zu messen. Im Rahmen dieser Arbeit war dies aufgrund der eingeschränkten Anzahl von Teststrukturen nicht möglich. Dies wäre eine Aufgabe für fortführende Arbeiten.

5. Zusammenfassung und Ausblick

Es wurde gezeigt, dass es mit Hilfe einer I-U Konverterschaltung, unter Verwendung von Operationsverstärkern und der Benutzung einer PCI Datenerfassungskarte möglich ist dielektrische Durchbrüche bis zu wenigen Millisekunden genau aufzulösen. Dabei können Ströme von wenigen Nanoampere gemessen werden. Um zu zeigen, dass es mit diesem Messaufbau möglich ist ultradünne Isolationsschichten von DRAM Speicherkondensatoren hinsichtlich der Lebensdauer zu untersuchen, wurden Test mit der auf PCI Karten basierenden Methode und der konventionellen Methode durchgeführt und verglichen.

An sieben Nanometer dicken ZAZ-Schicht wurden Lebensdauer tests durchgeführt. Diese Schicht hat sowohl amorphen als auch kristallinen Charakter, was das Leckstromverhalten maßgeblich bestimmt. Dieses ist abhängig von der Polarität der angelegten Spannung. Eine negative Spannung an der oberen Elektrode hat ein weiches Durchbruchverhalten zur Folge. Untersuchungen am Fraunhofer Center Nanoelectronic Technology haben ergeben, dass an der Grenzfläche zur unteren Elektrode eine Oxidation auftritt, was einen höhere Konzentration von Defekten zur Folge hat, die dieses Verhalten erklären /13/.

Als dominierender Leitungsmechanismus wurde Poole-Frenkel Emission bestimmt. Ein, bei hohen elektrischen Feldern, thermisch angeregtes Elektron gelangt in das Leitungsband des Isolators und kann sich so durch das Dielektrikum bewegen, bevor es seine Energie wieder verliert. Die erwähnte asymmetrische Defektkonzentration zeigt sich hier in einem asymmetrischen Leckstromverhalten. Das wiederum hat ein polaritätsabhängiges Durchbruchverhalten zur Folge

Anhand der Messdaten wurden die beiden üblichen Modelle zur Extrapolation der Lebensdauer untersucht. Aufgrund von Langzeitmessungen wurde geschlossen, dass das Power Law Modell das Wahrscheinlichere für die vorliegende Schicht ist. Somit verhält sich diese, trotz des hohen kristallinen Anteil, eher amorph, für welche die Gültigkeit des Power Law Modell bereits gezeigt wurde /7/.

Die auf PCI Karten basierende Messmethode kann durchaus als Standardmethode zur Lebensdaueruntersuchung für dünne dielektrische Schichten genutzt werden. Al-

lerdings ist eine genaue elektrische Charakterisierung der Schicht nicht möglich, da hierfür die Stromauflösung noch zu gering ist. Es ist sicher möglich diese Auflösung auf ein ähnliches Niveau wie die konventionelle Methode zu bringen, aber dies würde zu einem Verlust der zeitlichen Auflösung führen. Für eine Bestimmung des Durchbruches, der durch eine signifikante Änderung des Leckstromes bestimmt wird, ist die genaue Strommessung hingegen auch gar nicht notwendig.

Für einen zukünftigen Messaufbau ist es notwendig die Formate, in denen die Messdaten gespeichert werden, aufeinander abzustimmen. Zurzeit gestaltet sich die Auswertung der Tests schwierig, da PCI und konventionelle Methode sich hier unterscheiden und ein Zusammenfassen der Daten nicht ohne weiteres möglich ist. Um beide Messmethoden besser miteinander vergleichen zu können, ist es notwendig Überlappend zu messen. Das heißt die Zeitbereiche der beiden Varianten überschneiden sich. Eine weitere Optimierungs- beziehungsweise Erweiterungsaufgabe wäre ein zunehmendes Parallelisieren der PCI Messungen. Es könnte ein Messplatz entwickelt werden, der mehrere Datenerfassungskarten nutzt. Jede Karte steuert einen oder maximal zwei Messkanäle, um die zeitliche Auflösung beizubehalten. Dazu wäre es nötig eine Software zu entwickeln, die die Prozesse auf jeder Karte startet und nach der Abarbeitung die Daten zusammenführt. Abbildung 45 zeigt eine schematische Darstellung eines solchen Messaufbaus. Durch das Parallelisieren würde sich ein zusätzliches Ersparnis von Messzeit ergeben.

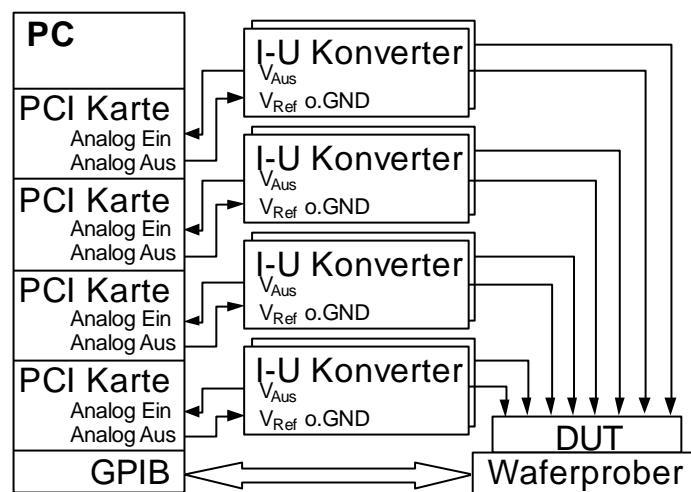


Abbildung 45: Schema eines parallel PCI Karten basierten Messplatzes für TDDB Messungen

III. Abbildungsverzeichnis

Abbildung 1: Aufbau einer DRAM Speicherzelle /1/	9
Abbildung 2: Aufbau MIM - Kondensator mit ZAZ Dielektrikum.....	11
Abbildung 3: Zeitbereich der konventionelle und der PCI Kartenbasierende Messmethode.....	12
Abbildung 4: Energiebanddiagramm Fowler-Nordheim Tunneln	13
Abbildung 5: Energiebanddiagramm Direktes Tunneln	14
Abbildung 6: Energiebanddiagramm Poole-Frenkel-Emission	15
Abbildung 7: Frenkel-Pool Darstellung des Leckstromes	16
Abbildung 8: Arrhenius Graph des Leckstromes	17
Abbildung 9: Phasen der Degradation eines Dielektrikums /3/.....	18
Abbildung 10: Spannungsverlauf über der Zeit beim CCS /3/	19
Abbildung 11: Stromverlauf über der Zeit beim CVS /3/.....	19
Abbildung 12: Zeitverlauf der Spannung bei SILC Messung	20
Abbildung 13: Verlauf einer TDDB Messung mit I_{Stress} und I_{Mon}	20
Abbildung 14: Die Wahrscheinlichkeitsdichtefunktion $f(t)$	22
Abbildung 15: Verteilungsfunktion $F(t)$	22
Abbildung 16: Zuverlässigkeit einer Population beschrieben mit der Badewannenkurve	23
Abbildung 17: Weibull Diagramm für 3 verschiedene Spannungen.....	24
Abbildung 18: Vergleich der Extrapolationsmodelle Power-Law und Linear-V	27
Abbildung 19: Transelektronenmikroskopie Aufnahme der untersuchten Zylinderkondensatoren im Querschnitt.....	28
Abbildung 20: Dickenabhängigkeit der Kristallisationstemperatur von ZrO_2 /8/.....	29
Abbildung 21: Schematische Darstellung eines konventionellen (a) und eines PCI- Karten basierten Messaufbau für TDDB Tests /14/.....	31
Abbildung 22: Layout der I-U Konverterschaltung	33
Abbildung 23: Vergleich des Stressstromverlaufs für SMU und PCI Methode	34
Abbildung 24: Vergleich der Weibullverteilung für SMU und PCI Methode	34
Abbildung 25: I-V Konverter Charakteristik für 0V und 5V Referenzspannung mit einer Spannungsverstärkung V von 10	35
Abbildung 26: I-V Konverter Charakteristik für 0V und 5V Referenzspannung	36
Abbildung 27: Exponentielle Regression der I-U Transfercharakteristik.....	37

Abbildung 28: Vergleich des Stressstromverlaufs für SMU und optimierte PCI Methode	37
Abbildung 29: Vergleich der Weibullverteilung für SMU und optimierten PCI Methode	38
Abbildung 30: Temperaturabhängigkeit der I-U Charakteristik	42
Abbildung 31: Frenkel-Poole Darstellung des Leckstromes der untersuchten ZAZ-Schicht für 3 Temperaturen.....	43
Abbildung 32: Arrhenius Graphen des Leckstromes der untersuchten Schicht.....	44
Abbildung 33: Aktivierungsenergie in Abhängigkeit von \sqrt{E}	44
Abbildung 34: Messverlauf der PCI Karten basierenden Methode bei negativer Stressspannung	46
Abbildung 35: Messverlauf der konventionellen Methode bei negativer Stressspannung	47
Abbildung 36: Messverlauf der PCI Karten basierenden Methode bei positiver Stressspannung	48
Abbildung 37: Messverlauf der konventionellen Methode bei positiver Stressspannung	48
Abbildung 38: Modell zum Durchbruchverhalten der ZAZ-Schicht	49
Abbildung 39: Weibull Darstellung für negative Stressspannungen	50
Abbildung 40: Weibull Darstellung für positive Stressspannungen.....	51
Abbildung 41: Vergleich der Extrapolationsmodelle für die Lebensdauer für negative Stressspannungen	52
Abbildung 42: Vergleich der Extrapolationsmodelle für die Lebensdauer für positive Stressspannungen	52
Abbildung 43: Weibullverteilung der Messdaten mit Vertrauensband mit einer Wahrscheinlichkeit von 95%	54
Abbildung 44: Vergleich der Lebensdauervorhersagen der konventionellen Messung mit und ohne, durch PCI Kartenbasierende Methode erweiterten, Zeitbereich	55
Abbildung 45: Schema eines parallel PCI Karten basierten Messplatzes für TDDb Messungen.....	57

IV. Tabellenverzeichnis

Tabelle 1: Messdaten der Dicke und der Kapazität.....36

V. Literaturverzeichnis

- /1/ <http://www.elektronik-kompodium.de/sites/com/bilder/03091911.gif>
(03.04.2009)
- /2/ Heinrich D Gottlob: CMOS-Prozessintegration von epitaktischen Selten-Erden-Oxiden als High-K-Dielektrika auf SOI-Substraten, erschienen März 2008 im Shaker Verlag
- /3/ Thomas Kauerauf: Degradation and Breakdown of MOS Gate stacks with high permittivity Dielectrics, Dissertation eingereicht Juli 2007, Katholische Universität Leuven
- /4/ Tim Böscke: Crystalline Hafnia and Zirconia based dielectric for Memory Applications: S. 29 - 43, S. 72 - 81, Dissertation eingereicht am 09.09.2008, Technische Universität Hamburg-Harburg
- /5/ Paul E. Nicollian: Physics of Trap Generation and Electrical Breakdown in Ultra-thin SiO₂ and SiON Gate Dielectric Materials, Dissertation eingereicht 31.08.2007, Universität Twente
- /6/ Stefan Jakschik: Charakterisierung alternativer Dielektrika für zukünftige dynamische Halbleiterspeicher: 86-90, Dissertation eingereicht 2003, Technischen Universität Dresden
- /7/ D.Y. Zhou/U. Schroeder/G. Jegert/M. Kerber/S. Uppal/R. Agaiby/M. Reinicke/J. Heitmann/L. Oberbeck: Time Dependent Breakdown of DRAM MIM Capacitor with Amorphous ZrO₂ High-k Dielectric – in J. Appl. Phys., eingereicht 2009
- /8/ U. Schroeder/W. Weinreich/E. Erben: Detailed Correlation of Electrical Characteristics and Breakdown Properties to the Growth Behavior of ALD Deposited HfO₂- and ZrO₂-based Dielectrics – in ECS Transactions, angenommen Juni 2009
- /9/ A. Kerber/M. Röhner/ T. Pomp/ R. Duschl/ M. Kerber: Lifetime prediction for CMOS devices with ultra thin gate oxides based on progressive breakdown – in 45th Annual International Reliability Physics Symposium, Phoenix 2007
- /10/ Thomas Wagner/Dr. Wolfgang Gerling: Analysis of Reliability Data, Infineon Technologies, Firmenintern kommuniziert November 1998

- /11/ Martin Tilke: Elektrische und strukturelle Charakterisierung von hafniumbasierten High-k Dielektrika für DRAM-Anwendungen, Diplomarbeit, Zwickau 2008
- /12/ JEDEC Solid State Technology Association: Procedure for Characterizing Time-Dependent Dielectric Breakdown of Ultra-Thin Gate Dielectrics, 2003
- /13/ W. Weinreich /R. Reiche/M. Lemberger/G. Jegert/J. Müller/L. Wilde/S. Teichert/J. Heitmann/E. Erben/L. Oberbeck/U. Schröder/A. J. Bauer/H. Rysse: Impact of interface variations on J-V and C-V polarity asymmetry of MIM capacitors with amorphous and crystalline ZrAlxOy films, Qimonda AG, 2009
- /14/ A. Kerber and M. Kerber: Fast Wafer Level Data Acquisition for Reliability Characterization of sub-100 nm CMOS Technologies, Infineon Technologies AG 2004
- /15/ E.Y. Wu, J. Aitken, E. Nowak, A. Vayshenker, P. Varekamp, G. Hueckel, J. McKenna, D. Harmon, L.K. Han, C. Montrose, R. Dufresne: Voltage-dependent voltage-acceleration of oxide breakdown for ultra-thin oxides, IEDM Technical Digest, S. 541-544, 2000

VI. Danksagung

Ich bedanke mich für die Betreuung und Unterstützung während meiner Diplomarbeit ganz herzlich bei Herrn Prof. Dr. Gunter Krautheim und Dr. Uwe Schröder.

Außerdem möchte ich mich bei allen ehemaligen Kollegen der Abteilung Reliability Methodology bedanke, die mir immer helfend zur Seite standen und mich in den aufregenden Zeiten unterstützt haben.

Ganz besonderer Dank gilt meiner Familie für das Verständnis während der gesamten Studienzeit und während dem Anfertigen dieser Arbeit.

VII. **Eigenständigkeitserklärung**

Hiermit erkläre ich, dass ich die vorliegende Arbeit selbstständig und ohne fremde Hilfe verfasst und keine anderen als die im Literaturverzeichnis angegebenen Hilfsmittel verwendet habe. Die Arbeit wurde bisher in gleicher oder ähnlicher Form keiner anderen Prüfungsbehörde vorgelegt.

Dresden, 17 Juli 2009

.....